

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

Jc815 U.S. PTO
09/729086
12/05/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1999年12月 8日

出 願 番 号
Application Number:

平成11年特許願第349010号

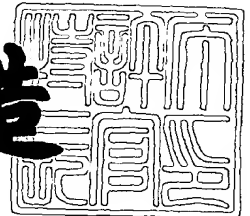
出 願 人
Applicant(s):

三菱電機株式会社
セイコーエプソン株式会社

2000年 8月11日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3063983

【書類名】 特許願

【整理番号】 519753JP01

【提出日】 平成11年12月 8日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/136

【発明者】

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

 【氏名】 青木 理

【発明者】

 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株
式会社内

 【氏名】 小林 正直

【特許出願人】

 【識別番号】 000006013

 【氏名又は名称】 三菱電機株式会社

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

【代理人】

 【識別番号】 100064746

 【弁理士】

 【氏名又は名称】 深見 久郎

【選任した代理人】

 【識別番号】 100085132

 【弁理士】

 【氏名又は名称】 森田 俊雄

【選任した代理人】

 【識別番号】 100091409

【弁理士】

【氏名又は名称】 伊藤 英彦

【選任した代理人】

【識別番号】 100096781

【弁理士】

【氏名又は名称】 堀井 豊

【選任した代理人】

【識別番号】 100096792

【弁理士】

【氏名又は名称】 森下 八郎

【手数料の表示】

【予納台帳番号】 008693

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置および T F T パネル

【特許請求の範囲】

【請求項 1】 液晶と、この液晶を駆動する薄膜トランジスタ (TFT:Thin Film Transistor) パネルと、その対向基板とを備え、前記 T F T パネルが、交差して配線された複数の信号線および複数の走査線ならびにその交差する部位に配置された複数の画素トランジスタを含む表示領域と、複数の駆動トランジスタを含む駆動回路領域とを有する液晶表示装置であって、

前記駆動回路領域に形成される前記駆動トランジスタのゲート配線は、第 1 の方向に沿って直線的に延びる第 1 の線分と、前記第 1 の方向と異なる第 2 の方向に沿って直線的に延びる第 2 の線分と、前記第 1 の線分と第 2 の線分とを接続する屈曲部とを備えた折れ線に沿って配置され、

前記駆動トランジスタは、平面的に見て、そのチャネル領域が前記屈曲部と重ならないように、前記第 1 の線分および第 2 の線分に沿って配置されている、液晶表示装置。

【請求項 2】 前記第 1 の線分および第 2 の線分は、各線分の表示領域に近い端点から遠い端点に向かう方向が、前記表示領域側から見て逆方向になっている、請求項 1 に記載の液晶表示装置。

【請求項 3】 前記第 1 の線分および第 2 の線分は、各々、さらに小さな折れ線によって構成されている、請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】 前記屈曲部は、前記第 1 の線分および第 2 の線分を接続する、前記表示領域と前記駆動回路領域との境界にほぼ直交する線分を含む、請求項 1 ～ 3 のいずれかに記載の液晶表示装置。

【請求項 5】 前記屈曲部は、前記第 1 の線分および第 2 の線分が角度をもって直接連続している部分を含む、請求項 1 ～ 4 のいずれかに記載の液晶表示装置。

【請求項 6】 前記駆動トランジスタのチャネル領域の幅方向は、前記第 1 の線分および第 2 の線分に対して平行になるように配置されている、請求項 1 ～ 5 のいずれかに記載の液晶表示装置。

【請求項 7】 前記表示領域は矩形であり、前記駆動回路領域が、前記矩形の表示領域の対向する 2 つの平行な辺の延長線の間からはみ出さないように配置されている、請求項 1～6 のいずれかに記載の液晶表示装置。

【請求項 8】 前記駆動トランジスタと、その駆動トランジスタの最も近くに位置する隣の駆動トランジスタとの間の前記表示領域側から見た距離が、レーザービーム照射の走査痕であるピッチ縞の間隔よりも長い、請求項 1～7 のいずれかに記載の液晶表示装置。

【請求項 9】 前記駆動トランジスタの各々のチャネル領域は、前記表示領域に最も近いチャネル領域の角部と、前記表示領域に最も遠いチャネル領域の角部との間の前記表示領域側から見た距離が、レーザービーム照射の走査痕であるピッチ縞の間隔よりも長い、請求項 1～7 のいずれかに記載の液晶表示装置。

【請求項 10】 交差して配線された複数の信号線および複数の走査線ならびにその交差する部位に配置された複数の画素トランジスタを含む表示領域と、複数の駆動トランジスタを含む駆動回路領域とを有する、液晶を駆動する薄膜トランジスタ (TFT:Thin Film Transistor) パネルであって、

前記駆動回路領域に形成される前記駆動トランジスタのゲート配線は、第 1 の方向に沿って直線的に延びる第 1 の線分と、前記第 1 の方向と異なる第 2 の方向に沿って直線的に延びる第 2 の線分と、前記第 1 の線分と第 2 の線分とを接続する屈曲部とを備えた折れ線に沿って配置され、

前記駆動トランジスタは、平面的に見て、そのチャネル領域が前記屈曲部と重ならないように、前記第 1 の線分および第 2 の線分に沿って配置されている、TFT パネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、薄膜トランジスタ (TFT:Thin Film Transistor) を備えたアクティブマトリクス方式の液晶表示装置および TFT パネルに関する。

【0002】

【従来の技術】

図 2 8 は、表示領域および駆動回路領域一体型のアクティブマトリクス方式の液晶表示装置の T F T パネルを示す概略図である。この T F T パネルにおいては、透明基板 1 0 1 の上に、表示領域 1 0 2 およびその周辺の領域が設けられている。周辺の領域は、X 側駆動回路部 1 1 1、Y 側駆動回路部 1 1 2、および外部接続端子部 1 1 7 から構成されている。各駆動回路部には、駆動トランジスタ（図示せず）が配置されて、表示領域の信号線と走査線（いずれも図示せず）の交差部に配置された画素トランジスタ（図示せず）を制御して駆動する。液晶表示装置は薄くかつコンパクトである点に大きな特徴があり、需要者もそこに引き付けられて購入する場合が多い。各駆動回路部に配置された駆動トランジスタがコンパクトに収納されれば、表示画面の縁を小さくでき、商品価値を高めることができる。この意味で、図 2 8 に示す、領域 1 1 5 および領域 1 1 6 における X 側駆動回路部 1 1 1 の駆動トランジスタの配置は重要となる。

【0 0 0 3】

表示領域および駆動回路領域一体型の T F T パネルにおいては、画素トランジスタはともかく、少なくとも駆動トランジスタには多結晶シリコン（以下、「ポリシリコン」と記す）が用いられる。T F T パネルの表示領域および駆動回路領域に一体的にポリシリコン膜を形成する場合、次の方法がとられる。減圧 C V D 法などにより基板上に非晶質シリコン（以下、「アモルファスシリコン」と記す）を成膜し、その後、エキシマレーザのビームをそのアモルファスシリコンに照射することによりアニールし、結晶化させてポリシリコンとする。このエキシマレーザのビームは、エネルギー密度の均一性を確保し、かつなるべく広い範囲を照射する必要がある。このため、その断面形状が、長さ 1 5 0 ～ 3 0 0 m m で、幅が 3 0 0 μ m すなわち 0 . 3 m m の線に近い細長い形状のビームを用いる方法が主流になっている。面を照射するときは、上記のビームの長手方向を図 2 8 に示す座標軸の Y 方向にして、また断面における細い幅方向を X 方向に合わせて、1 ショット毎に 5 ～ 5 0 μ m ずつ X 方向にずらしながら、約 2 0 0 ～ 3 0 0 H z の周期でパルス露光してスキャンしていく。

【0 0 0 4】

薄膜半導体をポリシリコンとする理由は、駆動トランジスタにおける電荷担体

の移動度を高くする必要があるためである。アモルファスシリコンにおける電荷担体の移動度は、ポリシリコンにおける移動度に比べると、格段に低いため、アモルファスシリコンを駆動トランジスタに用いることはできない。従来、表示領域と駆動回路領域とを一体的に形成していなかった場合には、画素トランジスタにはアモルファスシリコンを用い、別工程で作製する駆動トランジスタには単結晶シリコンを用いていた。ポリシリコンにおける電荷担体の移動度は単結晶における移動度より小さいが、結晶粒径を粗大化させることにより、必要な移動度を確保することができる。したがって、上記のレーザビームのエネルギー密度は、アモルファスシリコンを多結晶化したうえで適切な大きさの結晶粒径とするエネルギー密度でなければならない。この条件を満たすレーザビームのエネルギー密度は、高低に限界を有する狭い範囲に限定されるが、実施に大きな困難を生じるほどではない。

【0005】

しかしながら、上記のレーザビームのエネルギー密度のショット間の均一性については、要求性能を満たさない場合が生じる。すなわち、数万回に1回程度のオーダーでミスショットが発生し、上記の範囲内のエネルギー密度から低い側または高い側に外れる。ミスショットの悪影響が残る箇所は、スキャン1ピッチ分の幅、例えば、 $15\mu\text{m}$ の幅で、長さ $150\sim 300\text{mm}$ にわたって十分粗大化した結晶粒径とならない。この結晶粒径粗大化が不十分となる現象は、レーザビームのエネルギー密度が小さすぎても、また大きすぎても発生する。このため、TFTのチャネル幅方向とレーザビーム断面の長手方向とが平行になる配置で、レーザビームをチャネル長方向にスキャンした場合、つぎの問題を生じる。すなわち、不良ショットがTFTチャネル領域で発生すると、結晶化不十分な領域が、TFTのチャネル領域を遮断して形成されることになる。この結果、不良トランジスタがその不良ショットの領域に沿って連続して大量に形成され、表示欠陥として歩留り低下をもたらす。図29は、そのような事態が発生する可能性がある従来例の駆動トランジスタの平面配列を示す図である。X側駆動回路部の複数の駆動トランジスタ130には、ゲート配線141、ソース配線143およびドレイン配線142が各駆動トランジスタにわたって連続して設けられている。これらの

配線と駆動トランジスタの重複部に、ゲート電極、ソース電極およびドレイン電極が設けられている。ソース電極とドレイン電極とは、それぞれ半導体薄膜のソース領域 1 3 3 およびドレイン領域 1 3 2 と導通するコンタクト部 1 3 7 が設けられている。また、チャネル領域 1 3 1 は、平面的に見てゲート電極とほとんど重複している。図 2 9 において、チャネルの幅 1 3 4 の方向に平行にレーザビーム断面の長手方向を配置して、パルスレーザをショットをしながらチャネル長さ 1 3 5 の方向にスキャンする。このとき、たまたま、ミスショットがチャネル領域に重なって発生すると、ミスショットのうちのスキャン 1 ピッチ分 1 4 0 は、チャネル領域 1 3 1 を完全に遮断する。図 2 9 において、斜線部は、チャネル領域 1 3 1 とレーザビームのミスショット 1 ピッチ分 P との重複部である。電荷担体は、この斜線部を通ることなく、トランジスタのチャネル領域を通過することはできない。ミスショットがトランジスタの特性に悪影響を及ぼすのは、ミスショットの 1 ピッチ分 1 4 0 がチャネル領域を完全に遮断して形成される場合であり、ソース領域やドレイン領域において、ミスショットのスキャン 1 ピッチ分 1 4 0 が完全に遮断して形成されても、それほど大きな悪影響は生じない。図 2 9 の配置の場合、ゲート配線に連なるその列の駆動トランジスタが全て劣化するので、液晶表示装置の表示品位を明確に劣化させるような悪影響を及ぼす。この図 2 9 のような駆動トランジスタの配置の場合には、図 3 0 および図 3 1 に示すように、領域 1 1 5 および 1 1 6 において、駆動トランジスタはコンパクトに収納され、表示画面の額縁を拡大することはない。X 側駆動回路部の駆動トランジスタ（図示せず）のゲート配線 1 3 1 は、領域 1 1 5 および領域 1 1 6 の両方においてはみ出すことがない。このため、左側の額縁の幅 1 1 8 および右側の額縁の幅 1 1 9、ともに拡大する必要がない。なお、X 側駆動回路部の駆動トランジスタにおいては、n 型トランジスタと p 型トランジスタ（いずれも図示せず）とが、ペアで配置されるが、とくに必要ない場合はペアの n 型トランジスタと p 型トランジスタとを区別しない。

【 0 0 0 6 】

上記の表示品位劣化の問題を解決するために、チャネル幅方向とレーザビーム断面の長手方向とを非平行にする提案がなされた（特開平 1 1 - 8 7 7 2 0 号公

報)。また、さらに非平行の条件を、チャンネル幅 W 、チャンネル長 L 、レーザビーム断面の短軸方向へのスキャンピッチ P 、レーザ光のスキャン方向とチャンネル幅方向との角度 θ などを用いて限定する提案がなされている(特開平 1 1 - 8 7 7 2 9 号公報、特開平 1 1 - 8 7 6 7 0 号公報)。すなわち、図 3 2 に示すように、駆動トランジスタをレーザビームの断面の長軸方向に対して角度 θ を有するように傾斜させ、チャンネル部の幅 1 3 4 を W とし、レーザビームのスキャンピッチを P としたとき、 $W \cdot \sin \theta > P$ を満たすようにする。この条件を課すことにより、チャンネル幅 W が $700 \mu m$ にも及ぶ駆動トランジスタの場合、ミスショットがチャンネル領域で発生しても、その特性不完全部を横切ることなくチャンネル領域を通過できる部分が余裕をもって生じる。すなわち、特性の良好な領域のみを通過する電荷担体も相当程度ある。この結果、トランジスタの特性がレーザビームのミスショットによって劣化することがなくなり、表示品位が実質的に劣化する事態を避けることができる。

【0 0 0 7】

【発明が解決しようとする課題】

しかしながら、表示信号を制御する駆動回路においては、多数の駆動トランジスタが連続して配列されるので、矩形画面の辺に交差する一定方向に沿って直列に駆動トランジスタを配置すると、駆動トランジスタの列が表示画面の端から大きくはみ出してしまう。図 3 3 および図 3 4 は、領域 1 1 5 および領域 1 1 6 における傾斜させた駆動トランジスタ(図示せず)の配置を示す図である。駆動トランジスタを傾斜させて配置することにより、額縁の幅 1 1 8 および 1 1 9 は大きく拡大していることが分かる。このような傾斜配置は、液晶画面の周辺部の狭額縁化に逆行し、かえって駆動回路領域が広がってしまう。スキャンピッチ P を非常に小さくできれば、角度 θ を小さくしても、 $W \cdot \sin \theta > P$ を満たすようにすることができる。しかし、スキャンピッチ P をあまり小さくすると、ポリシリコン表面が粗くなり、使用に耐えないものになる。なお、レーザビーム断面の長手方向に対して斜めに配向した駆動トランジスタを、 Y 方向に沿って直列接続する配列も考えられる。この配列によれば、狭額縁化を達成することができる。しかしながら、この配置では、トランジスタ間の電極距離が狭くなり、トランジス

タの直列配線の形成が困難になる。このため、斜めに配向した駆動トランジスタを Y 方向に沿って直列接続する配列は、実際の駆動回路部の製造には用いられない。

【0008】

そこで、本発明の目的は、エキシマレーザショットのスキャン照射によってアモルファスシリコン薄膜から生成したポリシリコン薄膜を、少なくとも駆動回路領域に備える TFT パネルを含む液晶表示装置において、そのエキシマレーザのミスショットがあってもポリシリコン薄膜の上に形成される複数の駆動トランジスタについて、表示品位を劣化させる場合が生じる配置を避け、かつ狭額縁化を達成することができる配置とした液晶表示装置および TFT パネルを提供することにある。

【0009】

なお、本発明が対象とする液晶表示装置は、画素トランジスタの薄膜半導体と駆動トランジスタの薄膜半導体とが同じ工程で一体的に形成されたものであってもよいし、または両者が別工程で作製された後に一体化されたものであってもよい。

【0010】

【課題を解決するための手段】

請求項 1 の液晶表示装置は、液晶と、この液晶を駆動する TFT パネルと、その対向基板とを備え、その TFT パネルが、交差して配線された複数の信号線および複数の走査線ならびにその交差する部位に配置された複数の画素トランジスタを含む表示領域と、複数の駆動トランジスタを含む駆動回路領域とを有している。その駆動回路領域に形成される駆動トランジスタのゲート配線は、第 1 の方向に沿って直線的に延びる第 1 の線分と、第 1 の方向と異なる第 2 の方向に沿って直線的に延びる第 2 の線分と、第 1 の線分と第 2 の線分とを接続する屈曲部とを備えた折れ線に沿って配置される。さらに、駆動トランジスタは、平面的に見て、そのチャネル領域が屈曲部と重ならないように、第 1 の線分および第 2 の線分に沿って配置されている。

【0011】

この構成により、ゲート配線と重なって下方に形成される駆動トランジスタのチャンネル領域もこの折れ線に沿って配置される。したがって、レーザミスショットに起因する直線状の特性不完全部に対して駆動トランジスタのチャンネル領域の位置をずらすことができる。この結果、特性不完全部が全てのトランジスタのチャンネル部を遮断するように等しく配置される事態を避け、駆動トランジスタの位置に応じて、チャンネル領域の端、ソース領域、またはドレイン領域において重なるようにすることができる。この結果、不完全特性の悪影響が分散されるので、表示品位を実質的に劣化させる事態を避けることができる。また、第 1 の方向の線分と第 2 の方向の線分とを有するジグザグ状の折れ線に沿って配置されるので、駆動回路領域が表示画面から大きくはみ出して拡大することがなく、狭額縁化を実現することができる。また、上記の折れ線に沿って駆動トランジスタのチャンネル領域の中心付近を配置した上で、駆動トランジスタを上記のレーザ光の長軸方向に対して傾斜または回転させて配置することもできる。この場合、上記した各駆動トランジスタのレーザビームスキャン方向のずれに加えて、傾斜または一定角度の回転が加えられることになる。このため、レーザのミスショットに起因する特性不完全部によってチャンネル領域が完全に遮断された駆動トランジスタが、その列全体にわたって発生する可能性をいっそう容易に避けることができる。すなわち、傾斜または回転を行うと、レーザビームの細長い断面の長手方向がチャンネル長さ方向に平行となる配置に近づき、特性不完全部を通過しないでチャンネル領域を横断できる部分が増大する。これに加えて、さらに上述のずれを有する配置を行うと、危険分散の効果に加えて、上記の特性不完全部を通過しないでチャンネル領域を横断できる部分の増大の効果が加算される。その結果、駆動トランジスタの特性の劣化はほとんど生じなくなる。

【 0 0 1 2 】

また、チャンネル領域を平面的に見てゲート配線の屈曲部を避けて形成するのは、この屈曲部では電界集中が生じて、チャンネル領域における電荷担体の移動に何らかの影響を及ぼし誤動作を発生する恐れがあるからである。

【 0 0 1 3 】

なお、上記の駆動回路領域は、1 枚の基板上に表示領域と一体的に同一工程内

で形成されてもよいし、別の基板上に別工程で形成された後に一体化されたものであってもよい。したがって、画素トランジスタの半導体薄膜はアモルファスシリコンのままでよいし、同じ工程で一体的に形成されたポリシリコンでもよい。

【0014】

請求項2の液晶表示装置では、請求項1の液晶表示装置において、第1の線分および第2の線分は、各線分の表示領域に近い端点から遠い端点に向かう方向が、表示領域側から見て逆方向になっている。

【0015】

この構成により、特性不完全領域にその列の全ての駆動トランジスタのチャネル領域を完全に遮断させないようにした上で、狭額縁化を実際実現することが可能になる。なお、表示領域側から見た方向または長さは、表示領域の縁辺への射影方向または射影長さである。

【0016】

請求項3の液晶表示装置では、請求項1または2の液晶表示装置において、第1の線分および第2の線分は、各々、さらに小さな折れ線によって構成されている。

【0017】

この構成により、駆動トランジスタの列全体の配置は、例えば第1の線分に沿うようにして、例えば、個々の駆動トランジスタのチャネル長さ方向を、表示領域と駆動回路領域との境界の延びる方向に平行に配置することができる。すなわち、ゲート配線等の配線方向とチャネル領域の幅方向とを平行にしたうえで、各駆動トランジスタの向きの配置を自由に設定することが容易になる。

【0018】

請求項4の液晶表示装置では、請求項1～3のいずれかの液晶表示装置において、屈曲部は、第1の線分および第2の線分を接続する、表示領域と駆動回路領域との境界にほぼ直交する線分を含んでいる。

【0019】

この構成により、各駆動トランジスタをジグザグ状の折れ線に沿って、各駆動

トランジスタを余裕をもって配置することが可能となる。

【 0 0 2 0 】

請求項 5 の液晶表示装置では、請求項 1 ～ 4 のいずれかの液晶表示装置において、屈曲部は、第 1 の線分および第 2 の線分が角度をもって直接連続している部分を含んでいる。

【 0 0 2 1 】

この構成により、X 方向（表示領域と駆動回路領域の境界が延びる方向）の狭額縁化を実現できるだけでなく、Y 方向（上記境界の垂直方向）についても狭額縁化を実現することができる。すなわち、駆動トランジスタは Y 方向について高密度で配置される。なお、上記の第 1 および第 2 の線分に配置された駆動トランジスタは、Y 方向に平行な特性不完全領域に対して共通位置にならないように、危険分散をはかるため X 方向の位置がずれるように配置することが好ましい。また、特性不完全領域にチャネル領域が完全に遮断されないように、チャネル領域の幅方向を Y 方向から大きく傾斜させて配置することが望ましい。

【 0 0 2 2 】

請求項 6 の液晶表示装置では、請求項 1 ～ 5 のいずれかの液晶表示装置において、駆動トランジスタのチャネル領域の幅方向は、第 1 の線分および第 2 の線分に対して平行になるように配置されている。

【 0 0 2 3 】

この構成により、チャネル領域幅方向のみならず、ソース領域およびドレイン領域の幅方向もそれぞれのソース配線およびドレイン配線の方向と平行になり、配線の形成が容易になる。

【 0 0 2 4 】

請求項 7 の液晶表示装置では、請求項 1 ～ 6 のいずれかの液晶表示装置において、表示領域は矩形であり、駆動回路領域が、矩形の表示領域の対向する 2 つの平行な辺の延長線の間からはみ出さないように配置されている。

【 0 0 2 5 】

この構成により、レーザアニールにおいてレーザビームが不必要に重複する部分を生じることなく、能率よく、表示画面全体にわたって偏ることなく結晶化お

よび結晶成長させたいうで、狭額縁化と危険分散とを実現することができる。

【0 0 2 6】

請求項 8 の液晶表示装置では、請求項 1 ～ 7 のいずれかの液晶表示装置において、駆動トランジスタと、その駆動トランジスタの最も近くに位置する隣の駆動トランジスタとの間の表示領域側から見た距離が、レーザビーム照射の走査痕であるピッチ縞の間隔よりも長くなっている。

【0 0 2 7】

この構成により、たとえ 1 つの駆動トランジスタのチャネル領域をレーザビームのミスショットに起因する特性不完全部が遮断する場合が生じて、隣接する駆動トランジスタでは、その特性不完全部はソース領域か、またはドレイン領域を通過することになる。この結果、特性不完全部は表示品位に実質的に影響を及ぼさなくすることができ、歩留りを向上させることが可能となる。

【0 0 2 8】

請求項 9 の液晶表示装置では、請求項 1 ～ 7 のいずれかの液晶表示装置において、駆動トランジスタの各々のチャネル領域は、表示領域に最も近いチャネル領域の角部と、表示領域に最も遠いチャネル領域の角部との間の表示領域側から見た距離が、レーザビーム照射の走査痕であるピッチ縞の間隔よりも長くなっている。

【0 0 2 9】

この構成の場合、駆動トランジスタを上記の辺に立てた垂線に対して傾斜または回転させて配置する必要がある。各駆動トランジスタをレーザビームの長軸方向に対して傾斜または回転させて配置すると、レーザビームのミスショットに起因する特性不完全部がチャネル部を通る最悪の場合であっても、上述の理由により電荷担体が特性不完全部をよぎらずに通過できる部分が増大する。上記の請求項 9 の液晶表示装置では、チャネル領域を特性不完全部が通る場合であっても、確実に、電荷担体が特性不完全部を通過せずにチャネル領域を通ることできる部分が確実に存在するようにできる。したがって、特性不完全部が表示品質に悪影響しないようにすることが可能となる。

【0 0 3 0】

上記の液晶表示装置は、駆動トランジスタと画素トランジスタとが、1枚の基板の上に一体的に形成されたポリシリコン膜に設けられていてもよい。または、駆動トランジスタと画素トランジスタとが、それぞれ別の基板の上に別々の工程で形成された薄膜半導体の上に形成された後に、一体化されていてもよい。どちらの液晶表示装置においても、駆動回路領域のトランジスタをアモルファスシリコンからポリシリコンにして形成する装置である限り、上記の各構成は実質的に表示品位を劣化させない作用を有する。両方の液晶表示装置ともに、表示領域の半導体は、アモルファスシリコン膜のままであってもよいし、または、アモルファスシリコン膜に対して同じ工程において一体的にエキシマレーザビームを照射してポリシリコン膜としたものでもよい。

【0031】

請求項10のTFTパネルは、交差して配線された複数の信号線および複数の走査線ならびにその交差する部位に配置された複数の画素トランジスタを含む表示領域と、複数の駆動トランジスタを含む駆動回路領域とを有する、液晶を駆動するパネルである。その駆動回路領域に形成される駆動トランジスタのゲート配線は、第1の方向に沿って直線的に延びる第1の線分と、第1の方向と異なる第2の方向に沿って直線的に延びる第2の線分と、第1の線分と第2の線分とを接続する屈曲部とを備えた折れ線に沿って配置されている、さらに、駆動トランジスタは、平面的に見て、そのチャネル領域が屈曲部と重ならないように、第1の線分および第2の線分に沿って配置されている。

【0032】

この構成により、このTFTパネルは液晶表示装置に用いられて、特性不完全部がチャネル領域の中央部および端部、ソース領域、ドレイン領域に分散されるので、表示品位が大きく劣化する事態を避けることができる。また、駆動トランジスタどうしの上記のずれに加えて駆動トランジスタをチャネル領域を中心に一定角度だけ回転させて配置することにより、さらに危険分散を図ることが容易となる。

【0033】

【発明の実施の形態】

次に、図面を用いて本発明の実施の形態について説明する。

【0034】

(実施の形態 1)

図 1 は実施の形態 1 に用いたレーザ光の光学装置を示す構成図である。レーザ発振器 6 6 には、波長 3 0 8 n m を発生する X e C l を発振ガスとするエキシマレーザを用いた。パルスのショットピッチは 1 0 0 H z ~ 3 0 0 H z の範囲とした。発振ガスとして K r F を用いることもできる。このとき、百万ショットにつき数ショットの割合で、ミスショットが発生する。レーザ発振器 6 6 を発したレーザ光 7 0 は、アッテネータ 6 5 を経て、ミラー 6 2 で方向を転じられ、ビーム成形光学系 6 3, 6 4 でビーム断面形状を細長い矩形状にされる。その後、再びミラー 6 2 で方向を変えられ光学系筐体 6 8 を出て、チャンバ 6 7 の中にウィンドウ 6 1 から導入される。チャンバ 6 7 の中の X-Y ステージ 6 0 の上に配置された基板 1 は、X-Y ステージの動きによって X 方向、Y 方向の両方向に移動することができる。このレーザビームは、基板 1 の上に形成されたアモルファスシリコン膜に対して照射される。図 2 は、アモルファスシリコン膜に対するレーザアニールの状況を説明する図である。細長い矩形断面のレーザビーム 7 0 は、その矩形の短軸方向 2 6 に 1 ショットごとに一定間隔のピッチでずらしながら照射領域 7 1 をアニールする。基板 1 に成膜されたアモルファスシリコン膜は、照射が済んだ領域 7 2 は結晶化してポリシリコンとなっており、未照射領域 7 3 はアモルファスシリコンのままである。図 3 は、レーザビームの断面におけるエネルギー密度分布を示す図である。レーザビーム断面は細長い矩形状であり、長軸方向 2 5 の長さ 7 4 は 1 5 0 ~ 3 0 0 m m であり、短軸方向 2 6 の長さ 7 5 は 3 0 0 ~ 4 0 0 μ m (0 . 3 ~ 0 . 4 m m) の範囲にある。エネルギー密度は、矩形断面において、 $\pm 2 \%$ 程度のばらつきがある。また、パルスショット毎のばらつきは $\pm 1 5 \%$ 程度ある。この矩形断面のレーザビームで面をアニールする場合、図 4 に示すように、レーザビーム断面の短軸方向 2 6 に、一定間隔のピッチ P でスキャンする。図 4 において n ショット目の照射領域を実線で、n + 1 番目のショットの照射領域を破線で、また、n + 2 番目のショットの照射領域を一点鎖線によって表している。

【0035】

本実施の形態では、X側駆動回路部のゲート配線41を図5のように配置する。図5では、このゲート配線に各駆動トランジスタ30のチャネル領域の幅34の方向を平行に配置している。各駆動トランジスタ30は、中央部はゲート配線41、その両側はソース配線43、ドレイン配線42によって電氣的に連結されている。これらの配線と駆動トランジスタの重複部に、ゲート電極、ソース電極およびドレイン電極が形成されており、さらにソース電極とドレイン電極にはそれぞれポリシリコン膜のソース領域33およびドレイン領域32と導通するコンタクト部37が設けられている。図5において、折れ線の屈曲部に相当する部分90にチャネル領域を重複させないようにして配置するのは、駆動トランジスタの配線がこの部分で発生する電界集中を避けるためである。電界集中部にチャネル部を重複させると、誤動作を生じるので避ける必要がある。1つの線分に配置された3個の駆動トランジスタのずらしピッチのレーザビームスキャン方向への射影距離Aは、レーザビームのスキャンのピッチPよりも大きくても、または小さくてもよい。通常、チャネル幅34は $20\mu\text{m}$ 程度であり、チャネル長さ35は $5\mu\text{m}$ 程度であり、またレーザビームのスキャンピッチPは $15\mu\text{m}$ 程度である。

【0036】

図6は、レーザビームのスキャンのピッチPが駆動トランジスタのずらしピッチAより小さい場合において、ミスショットによる不完全領域40がチャネル領域を遮断した場合の配置を示す図である。不完全領域40は領域Bにおいて、この駆動トランジスタのチャネル部を完全に遮断している。しかし、本発明に基づく駆動トランジスタの配置をすることにより、他の隣接する駆動トランジスタにはソース、ドレイン領域32、33で重なることはあってもチャネル領域を完全に遮断することはない。図22の波線は、ジグザグ状の折れ線の2分の1波長相当分の駆動トランジスタの配列を示しているが、この範囲内で、一部の駆動トランジスタのチャネル領域において、領域Cのように重なるものもある。しかし、この場合には、矢印Dの経路に示されるように、特性不完全領域を通過しなくてもチャネル領域を横断できる部分があるので、表示特性に悪影響を及ぼすことは

ない。したがって、この場合には6分の1の駆動トランジスタが悪影響を及ぼすだけであり、表示特性を実質上劣化させない。したがって、歩留りが低下することはない。なお、駆動トランジスタの6分の1が悪影響を受けるのは、図6に示したジグザグ状の折れ線の2分の1波長相当分と同じ配列が残りの2分の1波長相当分においても繰り返す場合である。残りの2分の1波長相当分における駆動トランジスタの配列は、図6のそれより少しずらすことが可能であり、また、各線分の傾きや長さを変えることも可能である。そのような配列にしていた場合には、悪影響を受ける駆動トランジスタは全体の12分の1になる可能性がある。

【0037】

図7は、レーザビームのスキヤンのピッチPが駆動トランジスタのずらしピッチAより大きい場合において、ミスショットによる特性不完全領域40がチャネル領域を遮断した場合の配置を示す図である。特性不完全領域40は、領域Eおよび領域Jの2つの領域において各駆動トランジスタのチャネル領域を完全に遮断している。したがって、この領域が重なっている駆動トランジスタは悪影響を受ける。しかし、例えば、不完全領域40とチャネル領域との重複領域FまたはHを有する駆動トランジスタでは、矢印GまたはIのように不完全領域40を通ることなくチャネル領域を横断できる経路部分がある。また、その他の駆動トランジスタはチャネル領域を不完全領域と重複させない。したがって、全体の3分の1程度の駆動トランジスタが悪影響を受けるだけなので、表示品位を実質的に劣化させることはない。さらに、ジグザグ状の折れ線の残りの2分の1波長相当分に配置される駆動トランジスタが図7の配置からずれていれば、特性不完全領域によってチャネル領域が完全に遮断される駆動トランジスタの比率はより小さくなる。

【0038】

図8は、図5の駆動トランジスタのV I I I - V I I I 断面図である。駆動トランジスタ30は、透明基板1に重ねられた下地膜51の上に形成されたポリシリコンを基礎にして作製されている。駆動トランジスタの形状にパターンニングされたポリシリコンの中央部にチャネル領域31、その両側にドレイン、ソース領域32、33が形成されている。これらの上には容量絶縁膜を兼ねたゲート絶縁

膜 5 3 が積層されており、その下のチャネル領域 3 1 と平面的に重なる位置にゲート電極 5 4 が位置している。これらの上の層間絶縁膜 5 5 とゲート絶縁膜 5 3 とに開口されたコンタクトホールにドレイン配線 5 7 およびソース配線 5 8 が成膜され、それぞれドレイン領域 3 2 およびソース領域 3 3 とコンタクト部 3 7 を形成する。

【 0 0 3 9 】

次に、図 8 に示す駆動トランジスタの作製方法について説明する。まず、図 9 に示すように、ガラス基板 1 の上に、例えば PECVD (Plasma Enhanced Chemical Vapor Deposition) 法によって、下地膜 5 1 としてシリコン窒化膜とシリコン酸化膜との 2 層膜を形成する。次に、その上にアモルファスシリコン膜 5 2 を成膜し、エキシマレーザによってアモルファスシリコンをポリシリコンとした後、ソースからドレインに至る領域をパターニングして、チャネル領域 3 1 および下部電極を形成する (図 1 0)。次いで、レジストマスク 8 5 を用いて、容量部を形成する下部電極 (図示せず) 以外を覆った後、リン (P) イオンを注入する (図 1 1)。次に、容量絶縁膜を兼ねたゲート絶縁膜 5 3 として、例えば、図 1 2 に示すように、CVD 法によりシリコン酸化膜を形成する。次いで、Cr 膜を成膜した後、パターニングしてゲート電極 5 4 および共通配線を形成する (図 1 3)。この共通配線と下部電極との間には蓄積容量が形成されている。その後、図 1 4 に示すように、n 型トランジスタ側の LDD (Lightly Doped Drain) を形成するためのレジスト 8 6、および p 型トランジスタ側のポリシリコン半導体層を覆うレジスト 8 7 を設けて、P イオンを注入する。この結果、n 型トランジスタのドレイン、ソース領域 3 2 n、3 3 n が形成される。次いで、図 1 5 に示すように、レジストパターンを除いた後、低濃度の P イオンを注入する。その後、図 1 6 に示すように、n 型トランジスタ側をレジストで覆い、B イオンを注入して p 型トランジスタのソース、ドレイン領域 3 3 p、3 4 p を形成する。その後、図 1 7 に示すように、層間絶縁膜 5 5 として、TEOS PECVD 法によりシリコン酸化膜を形成した後、400℃で活性化アニールを行う。その後、図 1 8 に示すように、層間絶縁膜 5 5 とゲート酸化膜 5 3 とにコンタクトホール 5 6 をドライエッチにより開口する。次に、図 1 9 に示すように、Cr 膜を 1

0 0 n m、A l 系合金膜 4 0 0 n m をスパッタ法により積層成膜し、パターニングしてソース、ドレイン電極 5 7, 5 8 を形成する。この後は、パッシベーション膜形成、および表示部に画素電極を形成する。さらに、図 2 0 に示すプロセスにしたがって、上記の手順で作製した T F T パネルをカラーフィルタと合わせ、画素電極表面およびカラーフィルタ表面に配向膜を塗布し、ラビング処理により配向方向を設定する。その後、通常の組立て工程により組立てる。

【 0 0 4 0 】

本実施の形態の駆動トランジスタの配列によれば、図 2 1 および図 2 2 に示すように、駆動トランジスタ（図示せず）は、ジグザグ状のゲート配線に沿ってチャネル領域（図示せず）の中央付近を合わせて配列される。この配置のため、レーザー光のミスショットがチャネル領域に重なって形成された場合の表示品位の実質的劣化を防止したうえで、額縁を拡大させることがない。すなわち、額縁の幅 1 8 および 1 9 が拡大することがなく、狭額縁化を実現することが可能となる。本実施の形態では、レーザービームのずらしピッチ P は 1 5 μ m を採用しており、シリコン膜の表面を粗くすることがなく、かつポリシリコン化を高能率で実施することができる。

【 0 0 4 1 】

（実施の形態 2）

図 2 3 は、実施の形態 2 における液晶表示装置の駆動トランジスタの平面配置を示す図である。図 2 3 において、各トランジスタのチャネル領域の幅 3 4 の方向は、レーザービームの長軸方向 2 5 に平行である。図 2 3 において、ジグザグ状の折れ線の 4 分の 1 波長相当分に配置された 3 個の駆動トランジスタのずれピッチ A は、レーザービームのスキャンピッチ P よりも大きいほうが望ましいが、小さくてもよい。この実施の形態 2 における第 1 の線分および第 2 の線分は、さらに小さい折れ線によって形成されている。

【 0 0 4 2 】

この配置により、いずれかの駆動トランジスタのチャネル領域 3 1 を、たまたまミスショットに起因する特性不完全部が覆っても、すべての駆動トランジスタのチャネル部を特性不完全部が覆うことにならない。特性不完全部は、隣接する

駆動トランジスタではソース領域 3 3 またはドレイン領域 3 2 にかかることがありうるが、ソース領域またはドレイン領域に特性不完全部がかかっても表示品位に及ぼす影響はほとんどない。表示品位劣化の可能性は、駆動トランジスタのずれピッチ A がレーザビームのスキャンピッチ P よりも大きいほうが小さくなる。しかし、たとえ駆動トランジスタのずれピッチ A がレーザビームのスキャンピッチ P より小さくても危険分散の作用があるので、上記の場合が生じても表示品位の劣化の程度を限定的なものにすることが可能である。

【0 0 4 3】

この結果、実質的に表示品位を劣化させる可能性を排除して X 側駆動回路部を形成することが可能となり、歩留りの低下を防止することが可能となる。また、上記の駆動トランジスタはジグザグ状の線に沿って配置されるので、駆動回路部をはみ出すことがないので、実施の形態 1 に示した図 2 1 および図 2 2 における額縁幅 1 8、1 9 を拡大させず、狭額縁化を達成することが可能となる。

【0 0 4 4】

（実施の形態 3）

図 2 4 は、実施の形態 3 における駆動トランジスタの配置を示す平面図である。本実施の形態では、ジグザグ状の折れ線の 4 分の 1 波長相当分に 2 個の駆動トランジスタが配置される。この 2 個の駆動トランジスタのずれのレーザビームスキャン方向への射影距離 A は、レーザビームのスキャンのピッチ P より大きいほうが望ましいが、小さくてもよい。図 2 4 に示す駆動トランジスタの配置により、たとえ万一、チャンネル領域 3 1 にミスショットの 1 ピッチ分の領域が重なることがあっても、駆動トランジスタの全てが特性不良になることはなく、表示品位の実質的劣化を防止することが可能となる。さらに、この駆動トランジスタの配列は、額縁を拡大することがないので、狭額縁化に有効である。

【0 0 4 5】

（実施の形態 4）

図 2 5 は、実施の形態 4 における駆動トランジスタのポリシリコン半導体層の配置を示す平面図である。本実施の形態では、ジグザグ状の折れ線の 4 分の 1 波長相当分に 1 個の駆動トランジスタが配置される。この配置においても、隣り合

う駆動トランジスタはたがいにレーザビームのスキャン方向にずれることは可能である。この場合には、隣り合う駆動トランジスタを、ある程度互いにずらした上で、図 2 6 に示すように各駆動トランジスタのチャンネル幅 3 4 の方向をレーザビームの断面の長軸方向 2 5 から傾けることが望ましい。大きく傾けることができない場合においては、上記のずれの効果により、たとえ 1 つの駆動トランジスタのチャンネル領域が完全に特性不完全領域に遮断されても、1 波長相当分の範囲内の残りの 3 個の駆動トランジスタが問題ない配置となる可能性がある。図 2 5 の場合は、一定の傾きと長さを持った線分の場合であるが、ジグザグ状の折れ線の 4 分の 1 波長相当分ごとに不ぞろいの折れ線の場合には、上記のずれをより容易に設けることが可能となる。

【0 0 4 6】

このずれの効果に加えて、傾斜（回転）配置の効果により、たとえレーザビームのミスショットの 1 ピッチ分が駆動トランジスタのチャンネル領域に重なることが生じたとしても、そのミスショットの 1 ピッチ分がチャンネル領域を遮断する事態を避けることがいっそう容易になる。すなわち、ミスショット部を通過することなく、チャンネル領域を横切ることができる部分ができる。さらに、この駆動トランジスタの配列は、額縁を拡大することがないので、狭額縁化に有効である。

【0 0 4 7】

（実施の形態 5）

実施の形態 5 は、実施の形態 4 の類似態様であり、図 2 6 に示すように、駆動トランジスタを配置する。図 2 6 の配置によれば、図 2 6 の配置に得られる効果に加えて、レーザビーム断面の長軸方向（Y 方向）に関して駆動トランジスタの配置を圧縮して実施することができる。この結果、この方向（Y 方向）の額縁幅を狭くすることが可能になる。

【0 0 4 8】

図 2 6 に示す駆動トランジスタの配置において、隣接する各駆動トランジスタをレーザビームのスキャン方向にずらすことは可能である。このレーザビームのスキャン方向へのずらしにより、危険分散をある程度高めることが可能である。しかも、狭額縁化の達成の効果に加えて、表示品位の実質的な劣化を防止する効

果も得ることができる。

【0049】

図27は、特性不完全領域が駆動トランジスタのチャネル領域の中に完全に含まれて重なる場合を示す図である。すべての駆動トランジスタのチャネル領域において、特性不完全領域の幅は完全にチャネル領域の中にあり、重なり領域K、M、OおよびRを形成する。しかしながら、重なり領域Rを有する駆動トランジスタにおいては、チャネル領域の最も表示領域に近い角部uと、最も表示領域に遠い角部vとの間の、レーザビームスキャン方向への射影距離ZがレーザビームのスキャンピッチPより大きい。このため、矢印L、N、QおよびSで示すように、特性不完全領域を通ることなくチャネル領域を横断する経路の部分があるので、駆動トランジスタが表示品位に悪影響を及ぼすほど劣化しない。図27において、特性不完全領域40の幅は完全にチャネル領域に含まれているので、この特性不完全領域の幅がチャネル領域に含まれながら、少しずれた配置であっても事情は同じである。すなわち、特性不完全領域40の位置が図27に示す位置から少し右にずれて、チャネル領域の中央部に位置する場合、特性不完全領域を通ることなくチャネル領域を横断できる部分の総面積は同じである。この場合、チャネル領域を横断できる部分は、特性不完全部40をはさんで2つの部分に分かれるが、その2つの部分の合計面積は図27に示す配置と同じである。したがって、特性不完全部40がどのように発生しても、表示品位が実質的に劣化する事態を避けることができる。すなわち、上記のように傾斜配置の回転角度を大きくとることができれば、全ての駆動トランジスタを問題ない配置とすることができる。

【0050】

上記の図27の駆動トランジスタは互いのレーザビームスキャン方向へのずれがゼロの場合であった。しかし、各駆動トランジスタはジグザグ状の折れ線4分の1波長相当分の範囲内で互いに上記スキャン方向にずらすことが可能であり、このずれにより、たとえ上記のような傾斜配置の角度を大きくとれない場合であっても、危険分散を図ることができる。すなわち、傾斜配置の回転角度が上記のように大きくとれない場合であっても、1波長相当分の範囲内で1個の駆動トラ

ンジスタのチャネル領域が特性不完全領域に完全に遮断されるが、残りの 3 個の駆動トランジスタは問題ない位置に配置されることになる。このような配置は、ジグザグ状の折れ線が 4 分の 1 波長相当分ごとに不ぞろいな場合において、より一層容易に実現することができる。

【 0 0 5 1 】

上記において、本発明の実施の形態について説明を行ったが、上記に開示された本発明の実施の形態は、あくまで例示であって、本発明の範囲はこれら発明の実施の形態に限定されない。本発明の範囲は、特許請求の範囲の記載によって示され、さらに特許請求の範囲の記載と均等の意味および範囲内でのすべての変更を含む。

【 0 0 5 2 】

【発明の効果】

本発明により、液晶表示装置の駆動回路部のアモルファスシリコン膜のレーザアニールにおいてミスショットが発生し、そのミスショットの 1 ピッチ分が駆動トランジスタのチャネル領域に重なっても表示品位の実質的な劣化を防止することができる。その結果、高い歩留りを確保することが可能となる。さらに、本発明によれば、駆動回路部を拡大させて表示画面の周辺部の額縁を広げることができるので、狭額縁化を達成することができる。

【図面の簡単な説明】

【図 1】 実施の形態 1 のレーザアニールに用いたレーザ光学装置を説明する構成図である。

【図 2】 T F T 基板に成膜されたアモルファスシリコン膜をエキシマレーザビームによってアニールする手順を示す概要図である。

【図 3】 レーザビームのエネルギー密度の分布を示す図である。

【図 4】 レーザアニールにおけるパルスレーザビームの矩形断面のスキャン方向を示す図である。

【図 5】 実施の形態 1 における駆動トランジスタの配置を示す平面図である。

【図 6】 図 5 の駆動トランジスタのチャネル領域にレーザ光のミスショット

トに起因する特性不完全領域が重なった場合であって、駆動トランジスタのずれピッチ A がレーザビームのピッチ P より大きい場合の特性不完全領域の各駆動トランジスタに対する配置を示す平面図である。

【図 7】 駆動トランジスタのずれピッチ A がレーザビームのピッチ P より小さい場合の図 6 に相当する図である。

【図 8】 図 5 における V I I I - V I I I 断面図である。

【図 9】 実施の形態 1 の T F T の作製において、ガラス基板の上に下地膜を形成した段階の断面図である。

【図 1 0】 図 9 の状態に、アモルファスシリコン膜を成膜し、レーザアニールによりポリシリコン化したあと、トランジスタ形状にパターンニングした段階の断面図である。

【図 1 1】 図 1 0 の状態に対して、レジストマスクにより容量部を形成する下部電極以外を覆い、下部電極にリンイオンを注入した段階の断面図である。

【図 1 2】 図 1 1 の状態に対して容量絶縁膜を兼ねたゲート絶縁膜を成膜した段階の断面図である。

【図 1 3】 図 1 2 の状態にゲート電極および共通配線を形成した段階の断面図である。

【図 1 4】 レジストマスクをして n 型トランジスタにリンイオンを注入している断面図である。

【図 1 5】 レジストマスクを除いて、n 型トランジスタに L D D 形成のためのリンイオンを注入している断面図である。

【図 1 6】 n 型トランジスタにレジストマスクを施し、p 型トランジスタのソース、ドレイン領域にボロンイオンを注入している断面図である。

【図 1 7】 図 1 6 の状態に層間絶縁膜を形成した段階の断面図である。

【図 1 8】 図 1 7 の状態に、ソース、ドレイン領域の上にコンタクトホールを開口した段階の断面図である。

【図 1 9】 図 1 8 の状態に、ソース、ドレイン電極を形成した段階の断面図である。

【図 2 0】 T F T アレイ基板から液晶表示装置を形成するプロセスを示す

工程図である。

【図 2 1】 実施の形態 1 の駆動回路部の角部における駆動トランジスタの配列を示す平面図である。

【図 2 2】 実施の形態 1 の駆動回路部のもう一つの角部における駆動トランジスタの配列を示す平面図である。

【図 2 3】 実施の形態 2 における駆動トランジスタの配置を示す平面図である。

【図 2 4】 実施の形態 3 における駆動トランジスタの配置を示す平面図である。

【図 2 5】 実施の形態 4 における駆動トランジスタの配置を示す平面図である。

【図 2 6】 実施の形態 5 における駆動トランジスタの配置を示す平面図である。

【図 2 7】 図 2 6 の駆動トランジスタのチャネル領域にレーザ光のミスショットに起因する特性不完全領域が重なった場合の特性不完全領域の各駆動トランジスタに対する配置を示す平面図である。

【図 2 8】 T F T パネルの構成の概要を示す平面図である。

【図 2 9】 従来例において、ミスショットに起因する特性不完全領域が駆動トランジスタのチャネル領域に重なった場合の平面図である。

【図 3 0】 図 2 9 の従来例における駆動回路部の角部における駆動トランジスタの配列を示す平面図である。

【図 3 1】 図 2 9 の従来例における駆動回路部のもう一つの角部における駆動トランジスタの配列を示す平面図である。

【図 3 2】 他の従来例における駆動トランジスタの配置を示す平面図である。

【図 3 3】 図 3 2 の従来例における駆動回路部の角部における駆動トランジスタの配列を示す平面図である。

【図 3 4】 図 3 2 の従来例における駆動回路部のもう一つの角部における駆動トランジスタの配列を示す平面図である。

【符号の説明】

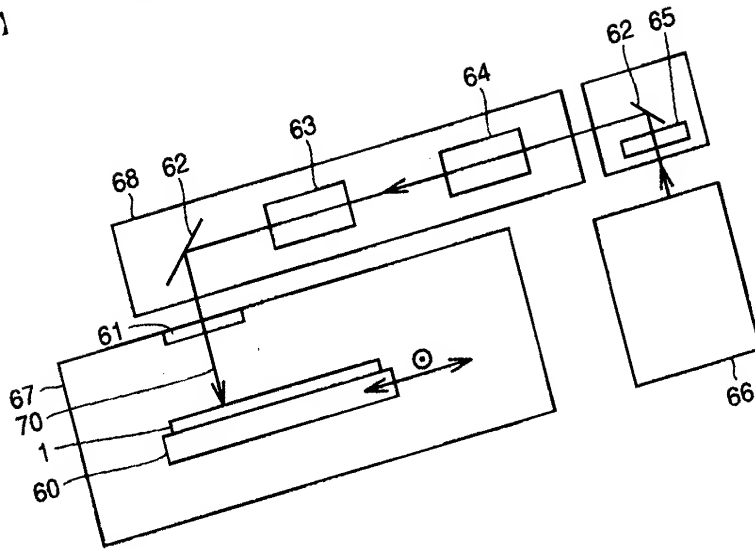
1 透明基板、2 表示領域、11 X側駆動回路部、12 Y側駆動回路部、17 外部接続端子部領域、18, 19 額縁の幅、25 レーザビーム断面の長手方向、26 レーザビーム断面の幅方向、30 駆動トランジスタ、31, 31n, 31p チャンネル領域、32, 32n, 32p ドレイン領域、33, 33n, 33p ソース領域、34 チャンネル領域の幅、35 チャンネル領域の長さ、37 ソース、ドレイン領域のコンタクト部、40 ミスショットに起因する特性不完全領域、41 ゲート配線、42 ドレイン配線、43 ソース配線、51 下地膜、52 シリコン膜（アモルファスシリコン、ポリシリコン）、53 ゲート絶縁膜、54 ゲート電極、55 層間絶縁膜、57 ドレイン電極、58 ソース電極、60 X-Yステージ、61 ウィンドウ、62 ミラー、63, 64 ビーム成形光学系、65 アッテネータ、66 レーザ発振器、67 チャンバ、68 光学系筐体、70 レーザビーム、71 レーザビーム照射箇所、72 レーザ照射領域、73 レーザ未照射領域、74 レーザビーム断面の長さ、75 レーザビーム断面の幅、86, 87, 88 レジスト、90 屈曲部、u チャンネル領域の最も表示領域に近い角部、v チャンネル領域の最も表示領域に遠い角部、A 駆動トランジスタのずれのスキヤン方向射影長さ、B, C, E, F, H, J, K, M, O, R ミスショットに起因する特性不完全領域とチャンネル領域の重複部、D, G, I, L, N, Q, S 特性不完全領域を通過しないでチャンネル領域を横断できる経路、P レーザビームのスキヤンピッチ、Z チャンネル領域の最も表示領域に近い角部と、最も表示領域に遠い角部との間のレーザビームスキヤン方向への射影距離Z。

特平 11-349010

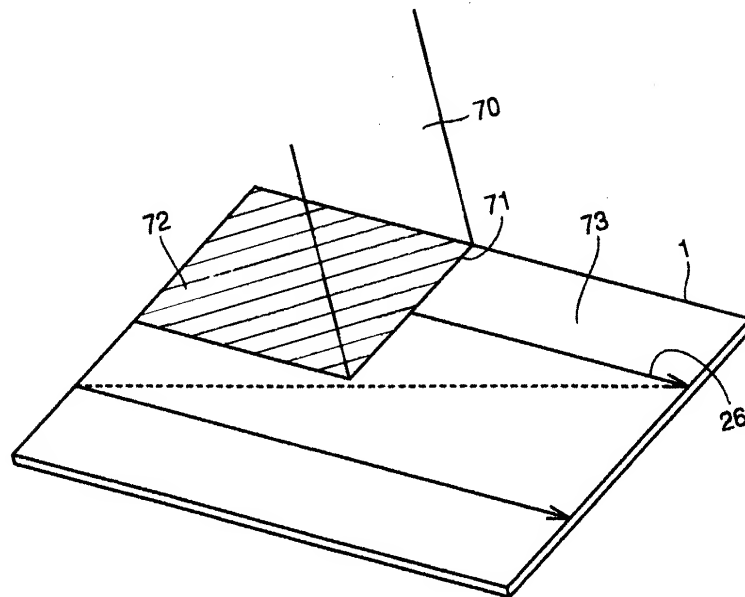
図面

【書類名】

【図 1】

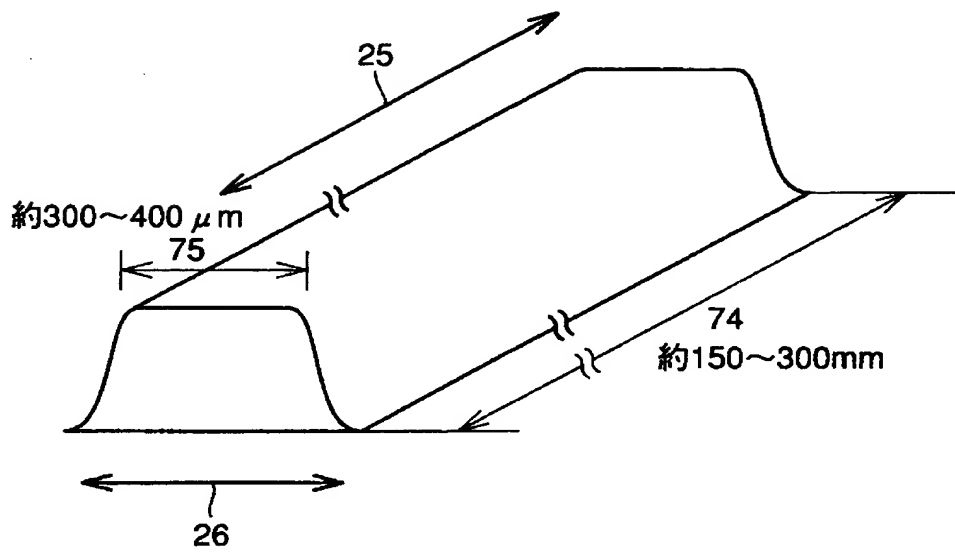


【図 2】

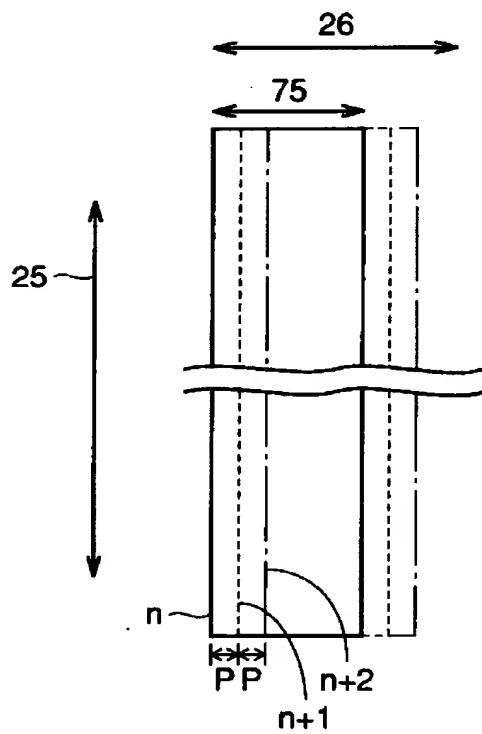


出証特 2000-3063983

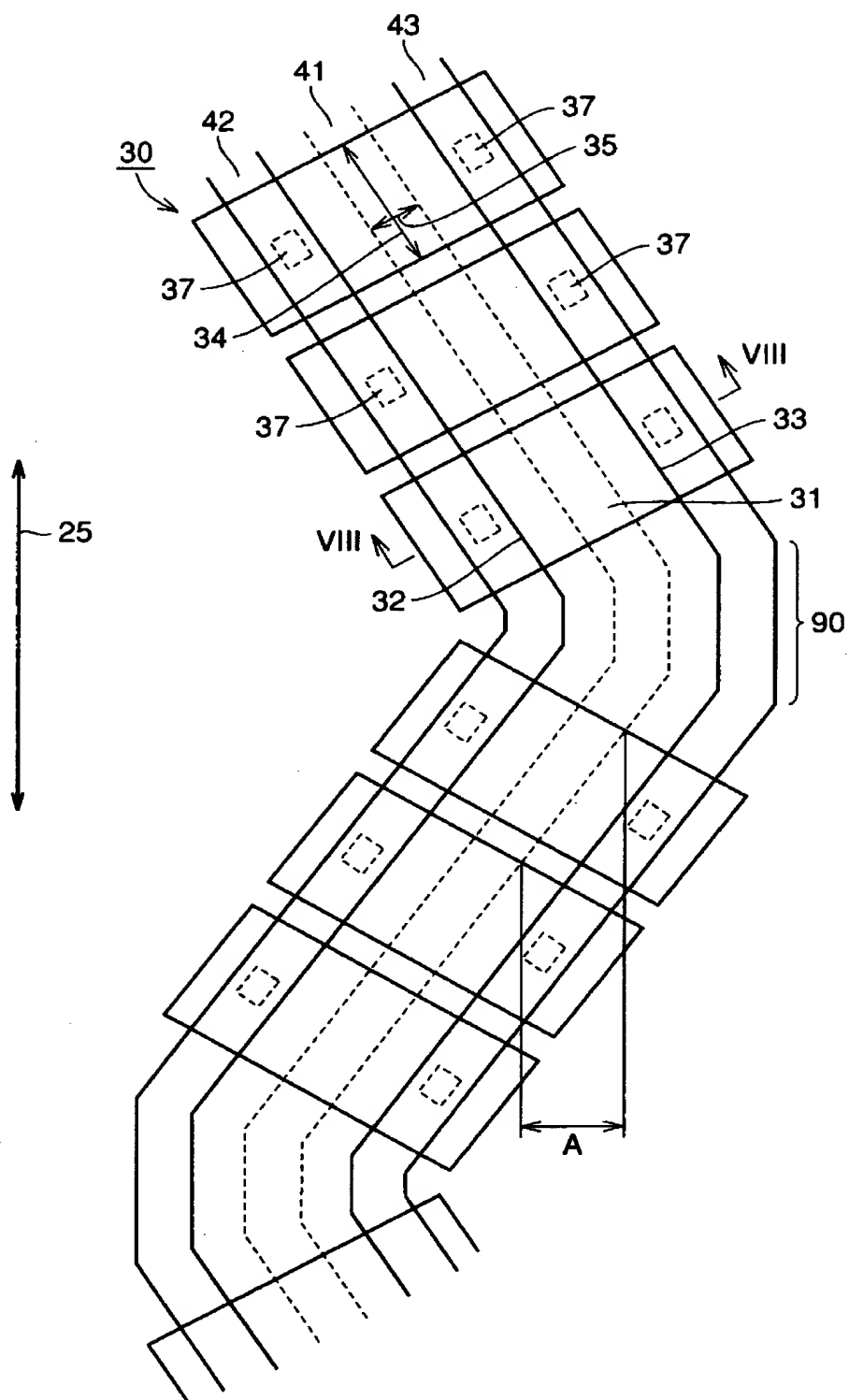
【図 3】



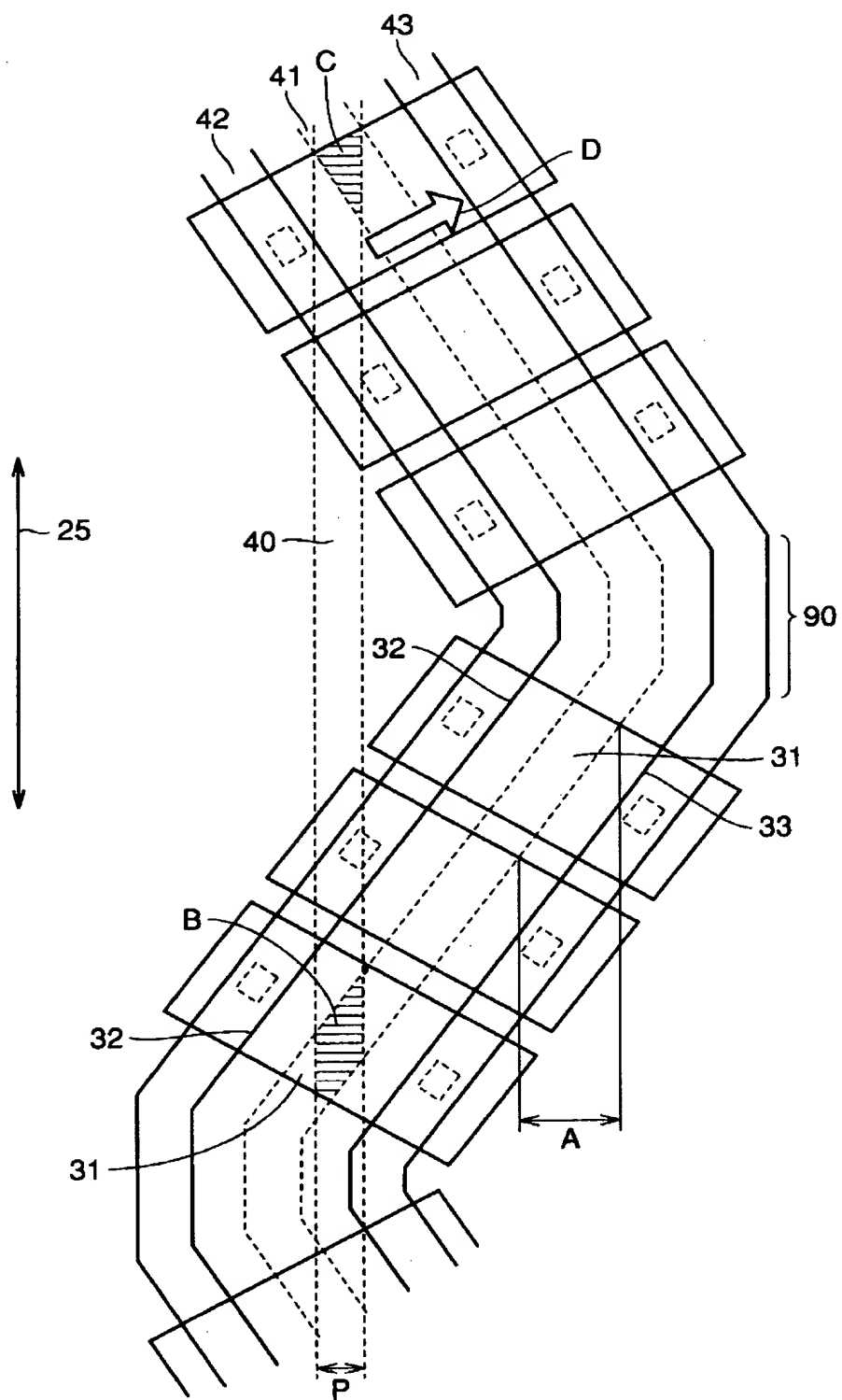
【図 4】



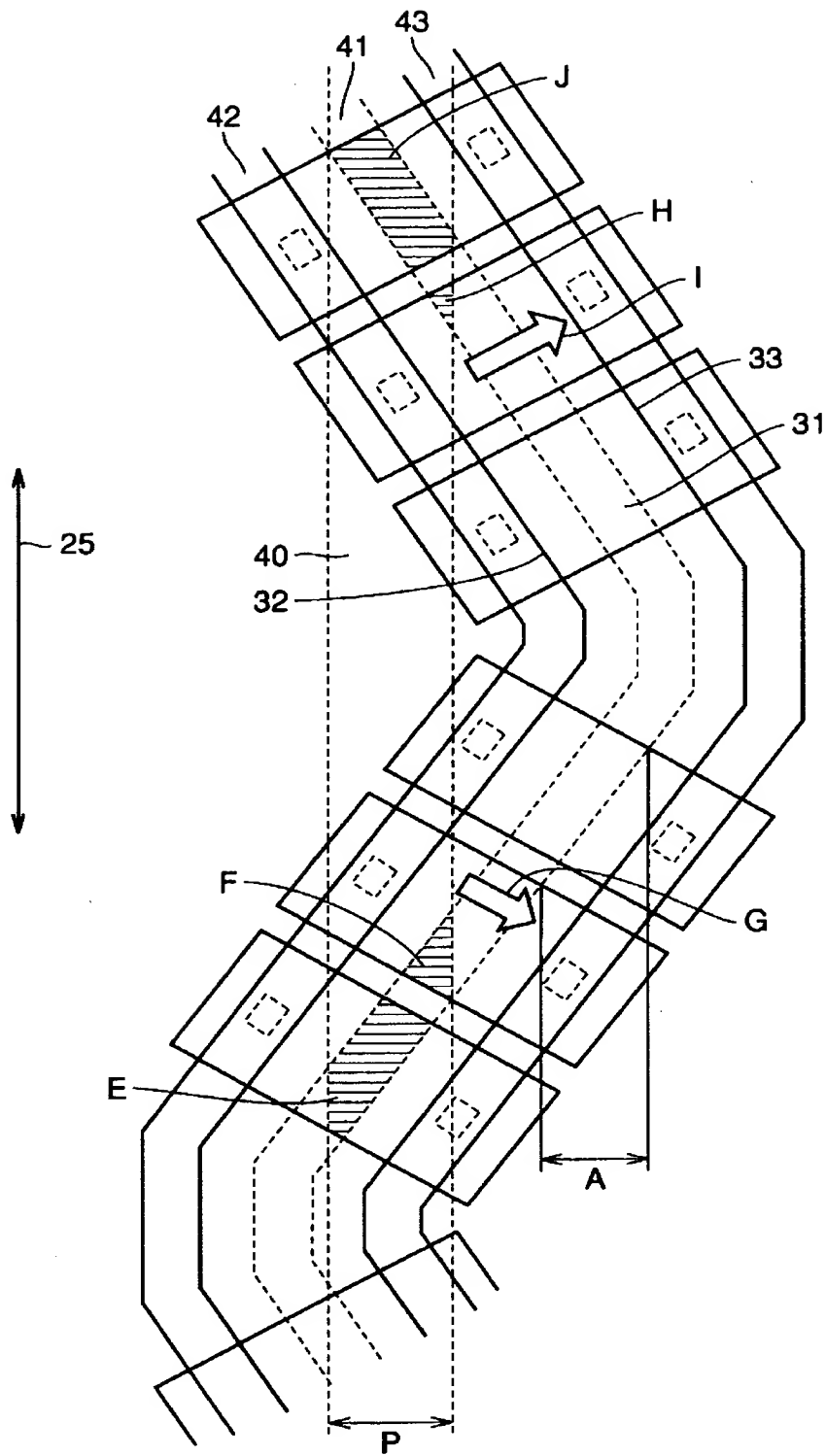
【図 5】



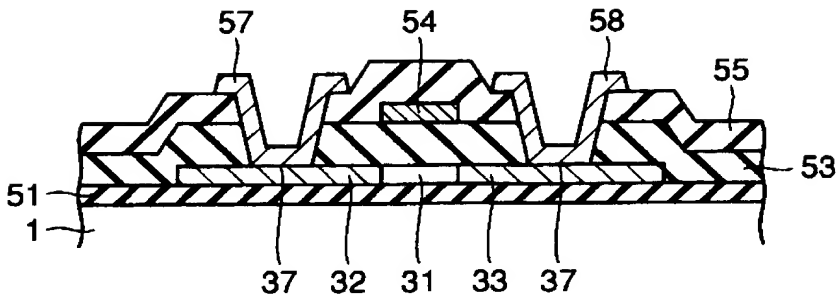
【図 6】



【図 7】



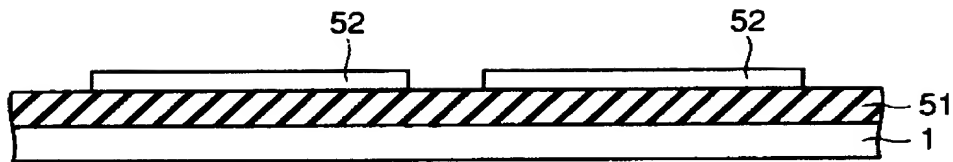
【図 8】



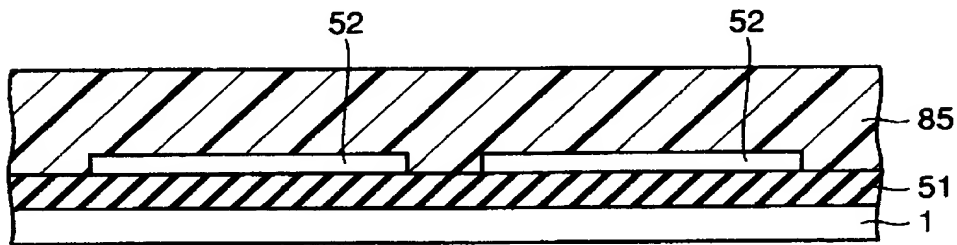
【図 9】



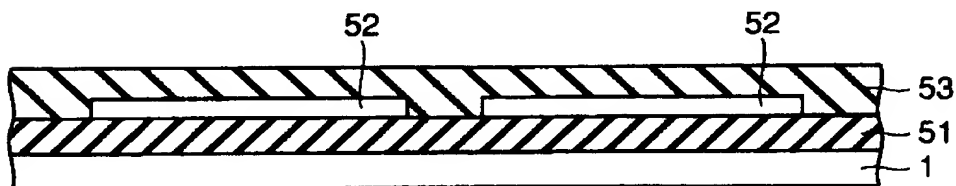
【図 1 0】



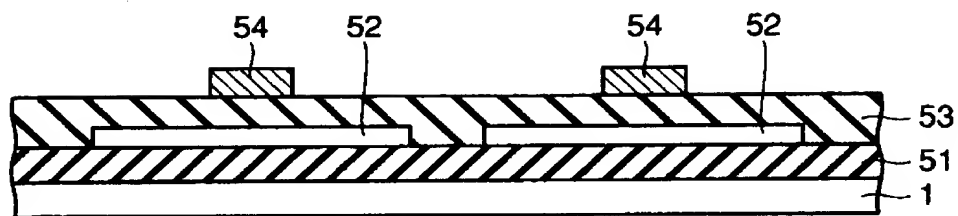
【図 1 1】



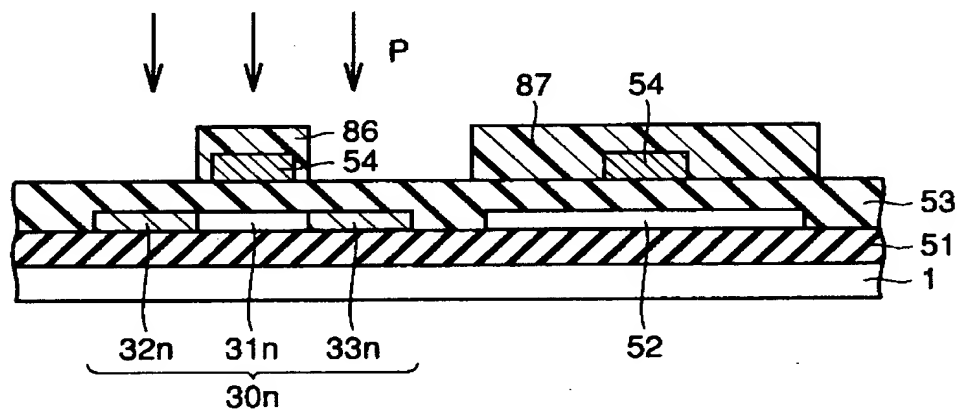
【図 1 2】



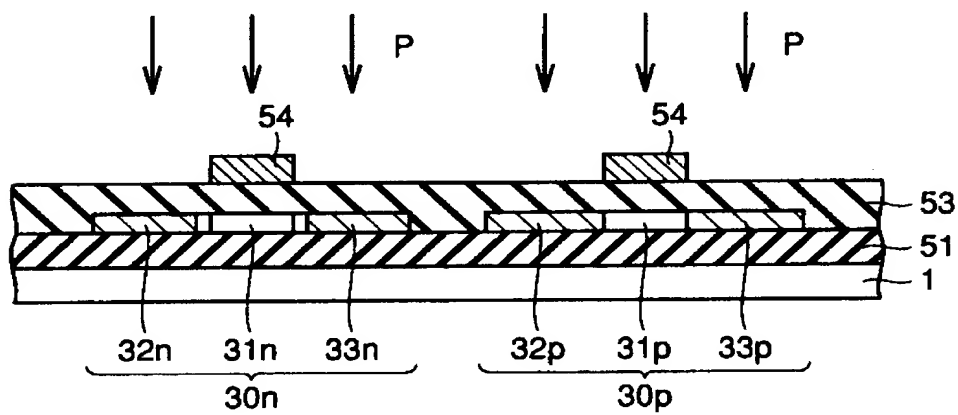
【図 1 3】



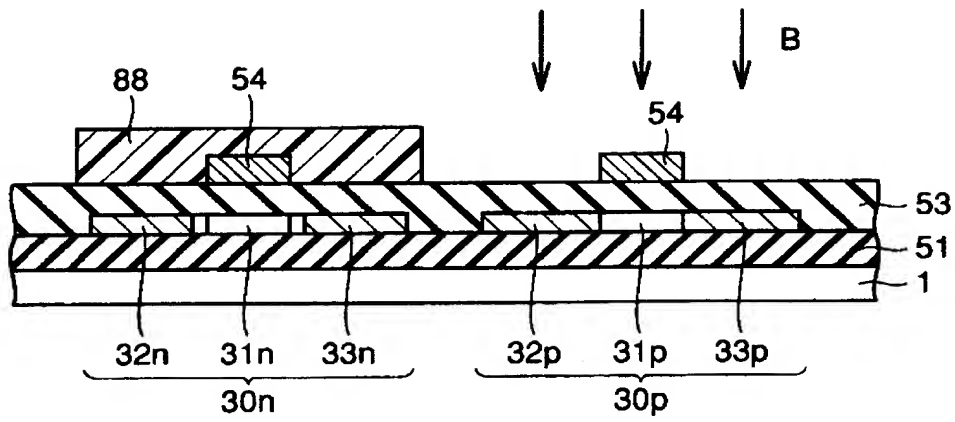
【図 1 4】



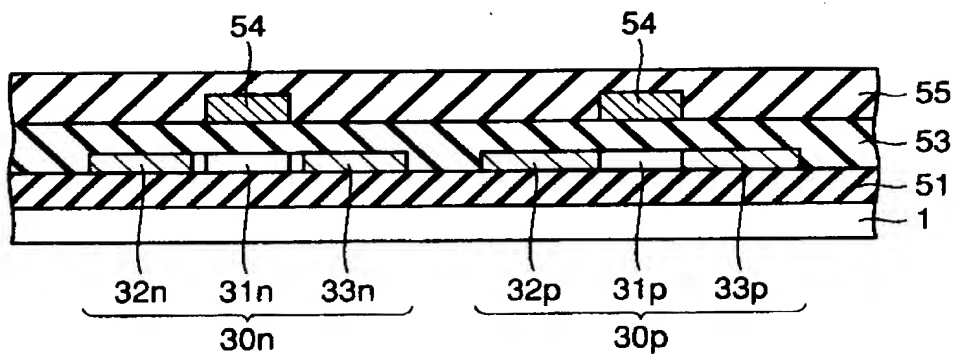
【図 1 5】



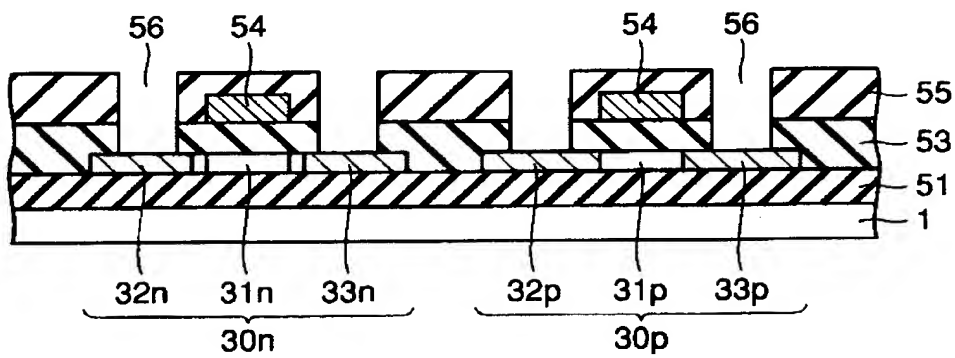
【図 1 6】



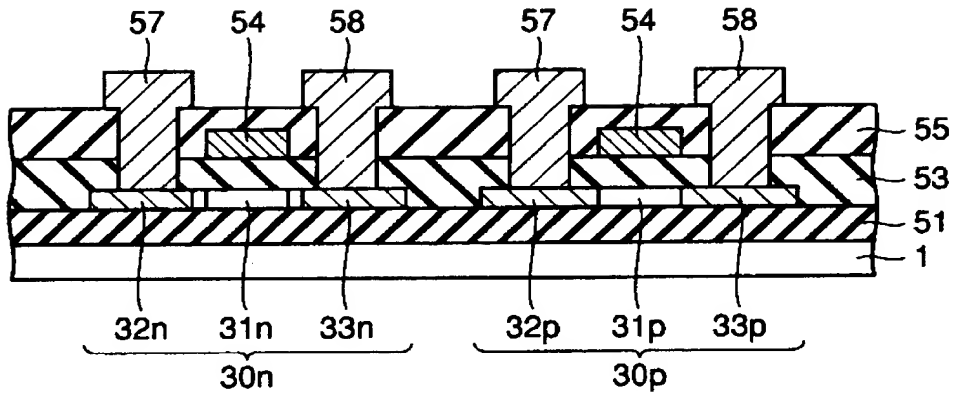
【図 1 7】



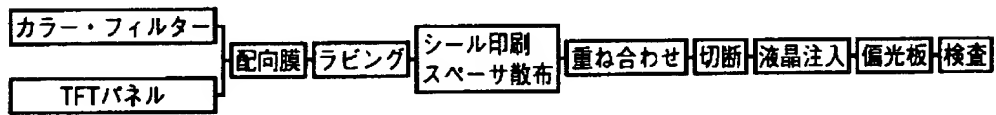
【図 1 8】



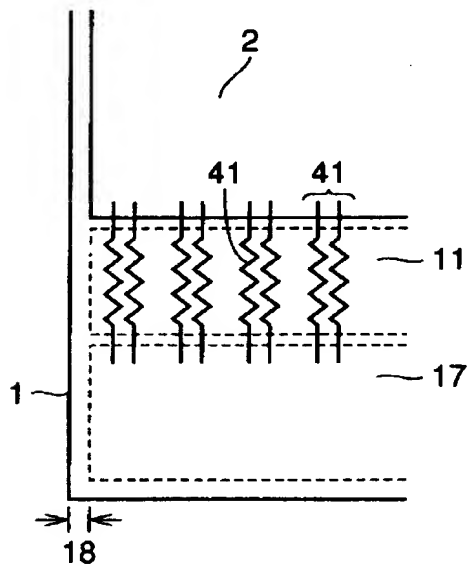
【図 1 9】



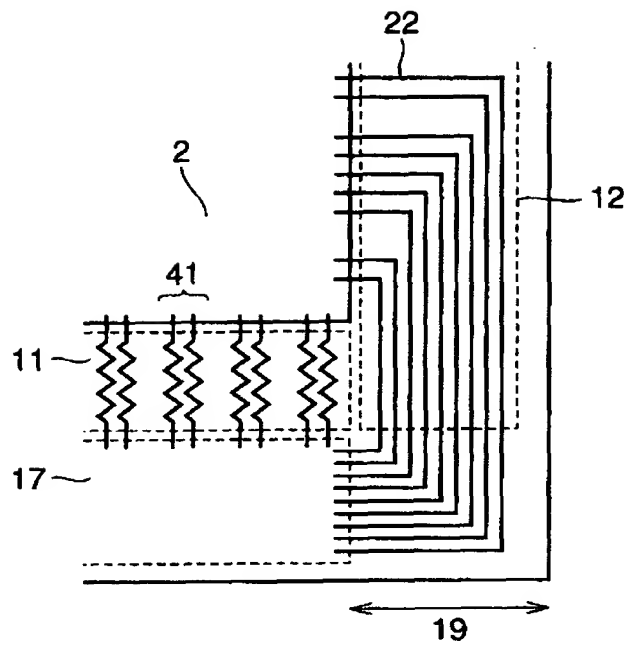
【図 2 0】



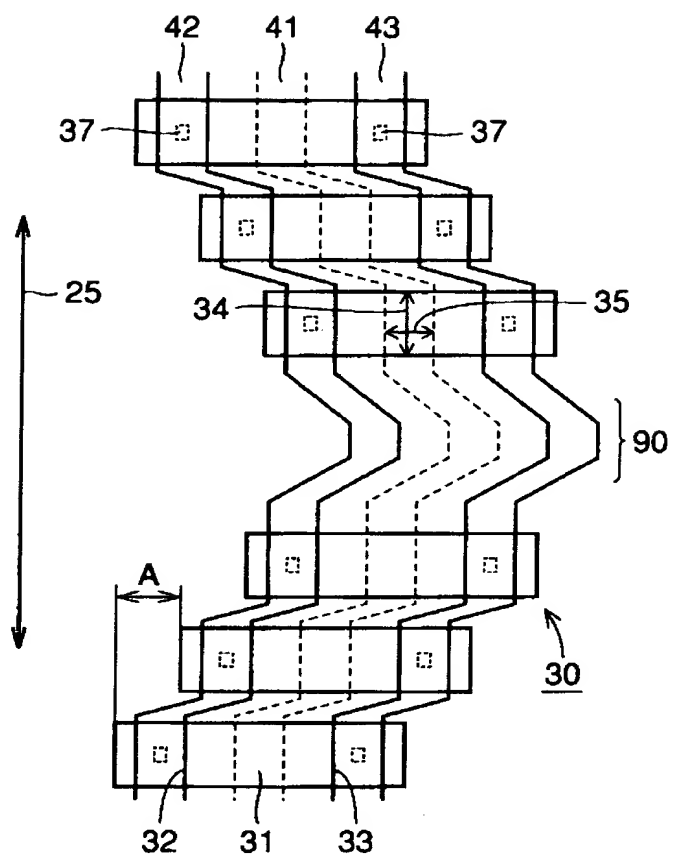
【図 2 1】



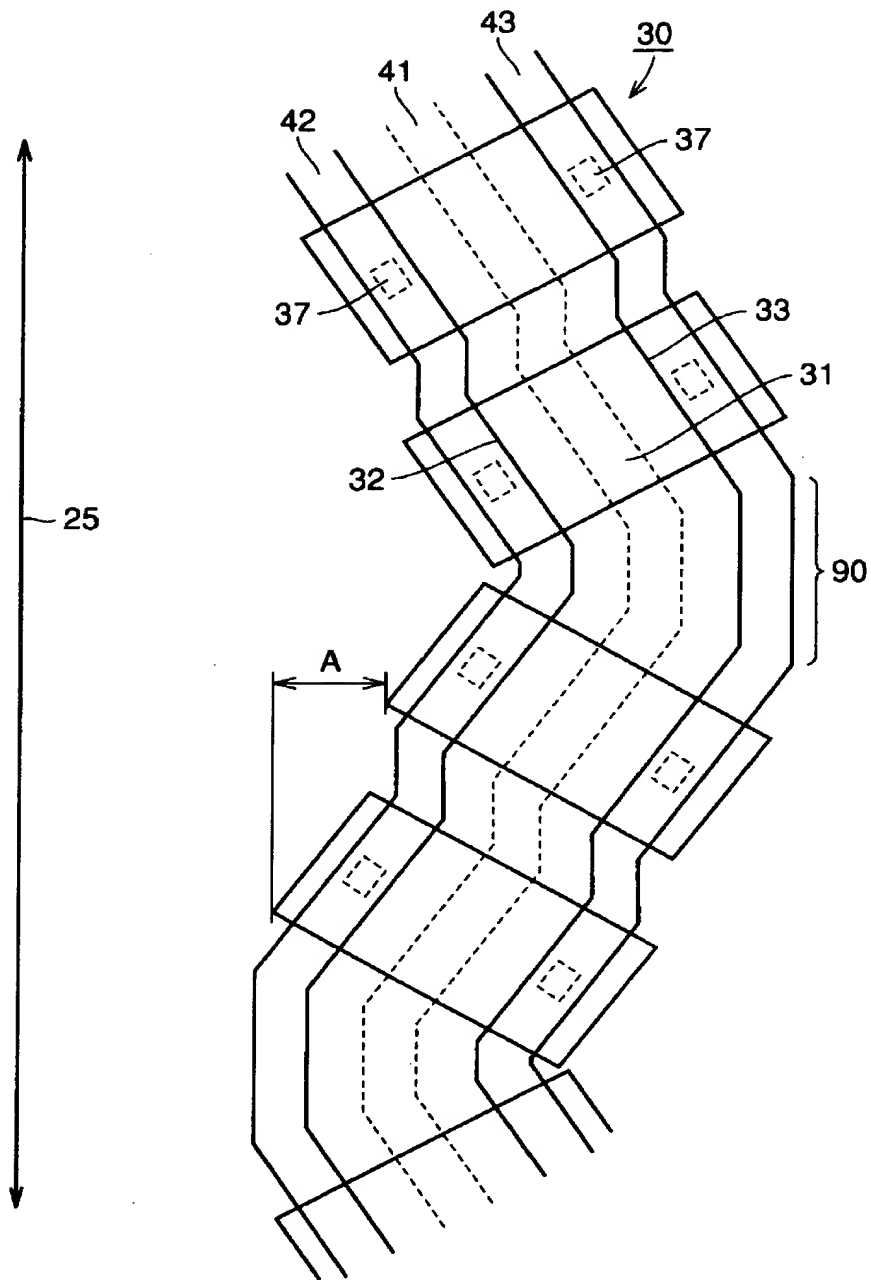
【図 2 2】



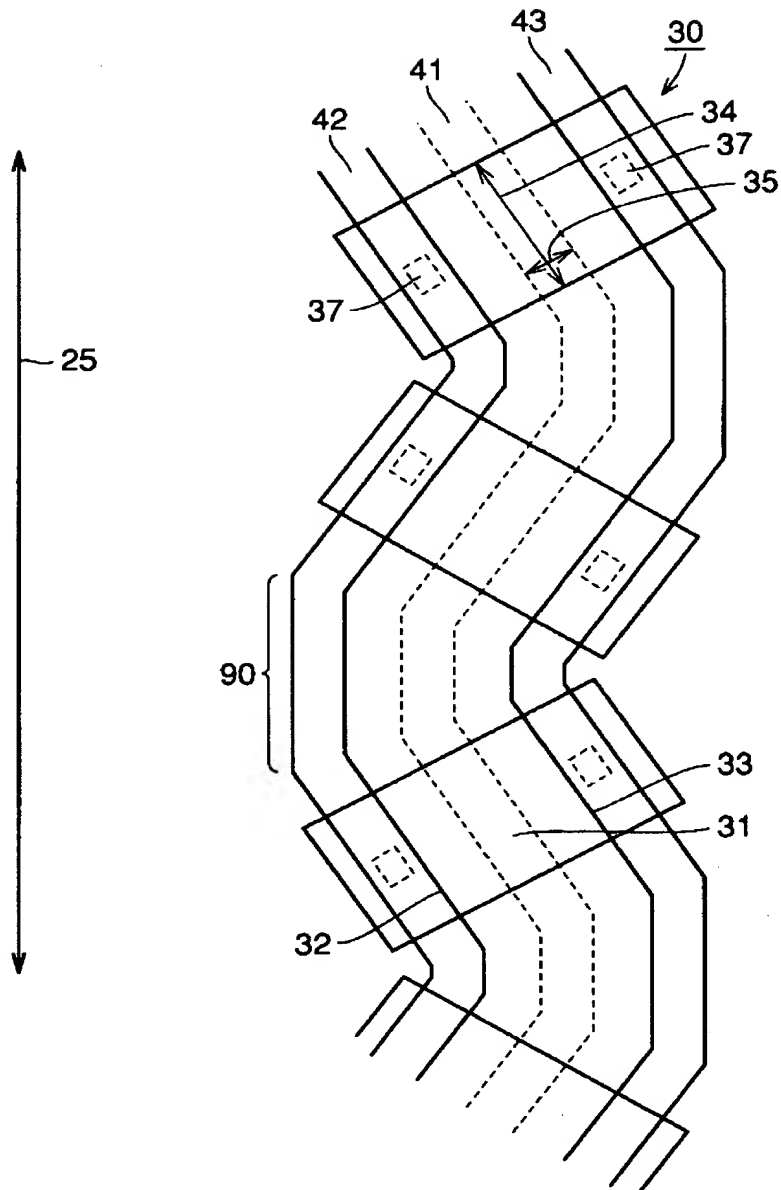
【図 2 3】



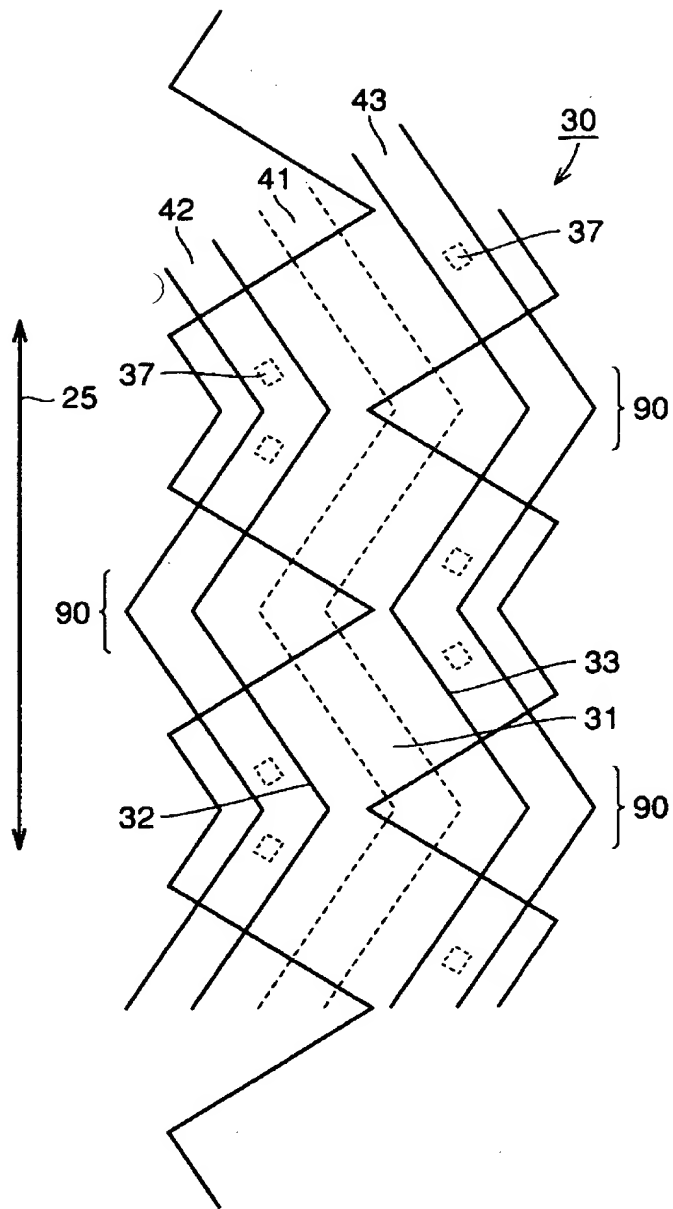
【図 2 4】



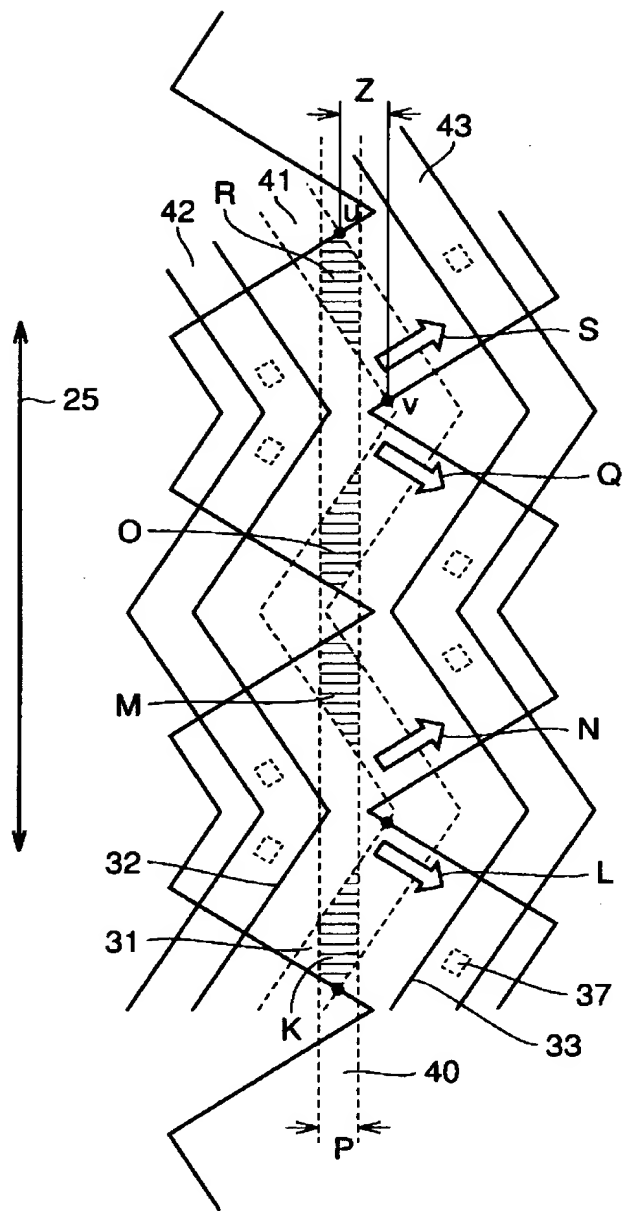
【図 2 5】



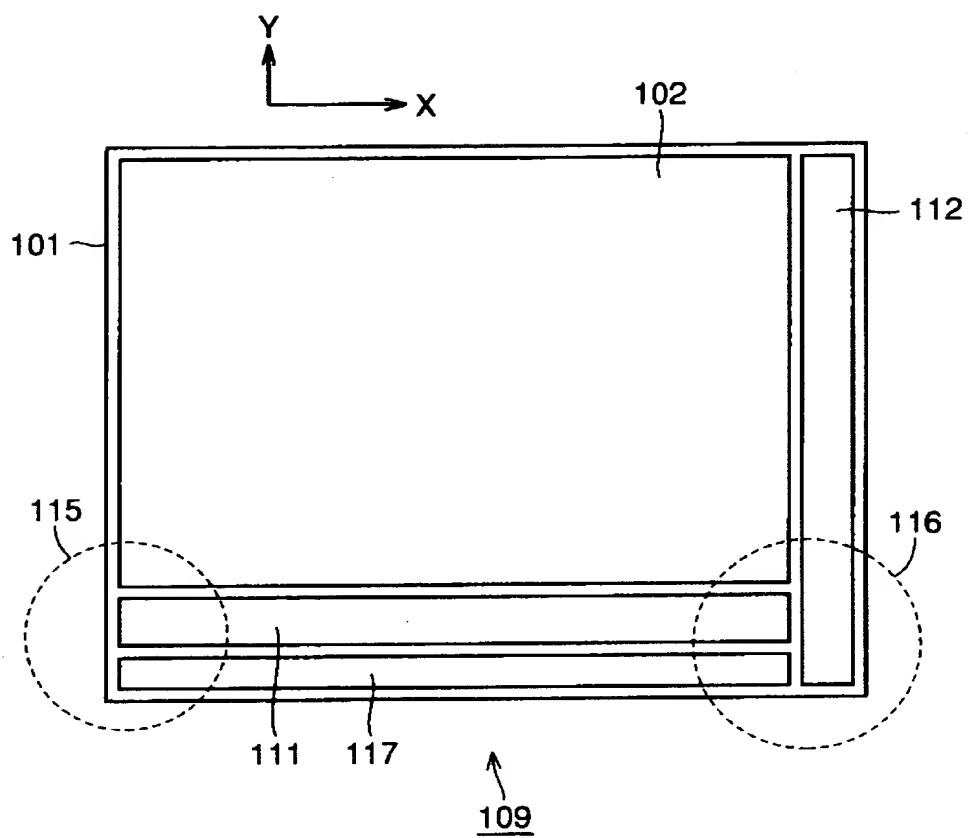
【图 26】



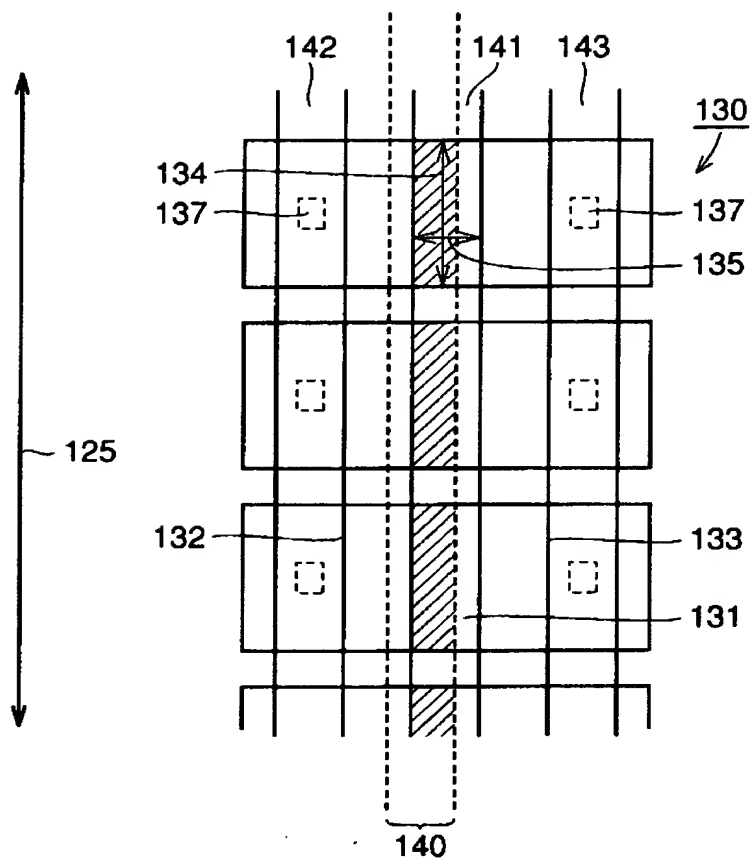
【図 2 7】



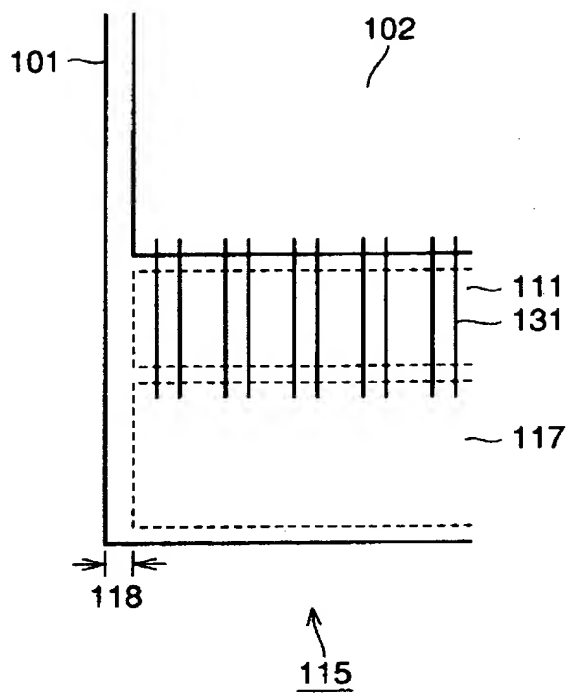
【図 2 8】



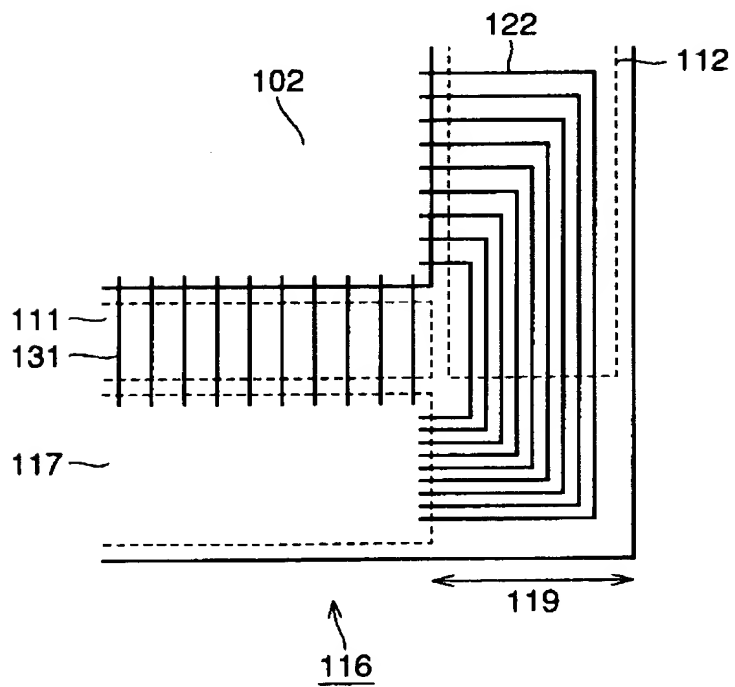
【図 2 9】



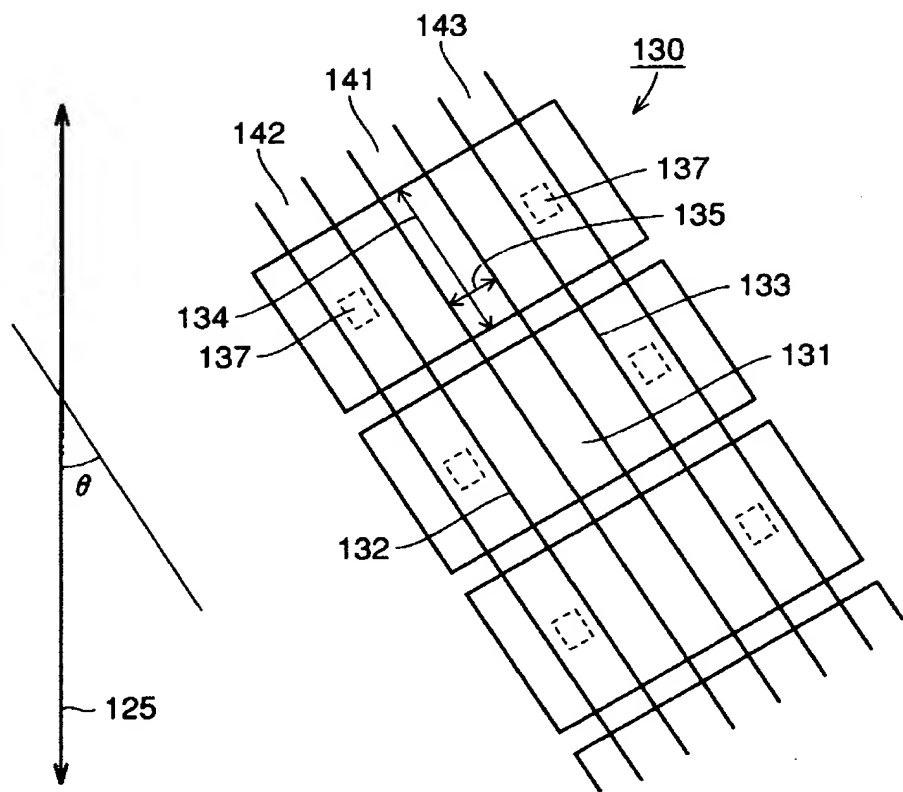
【図 3 0】



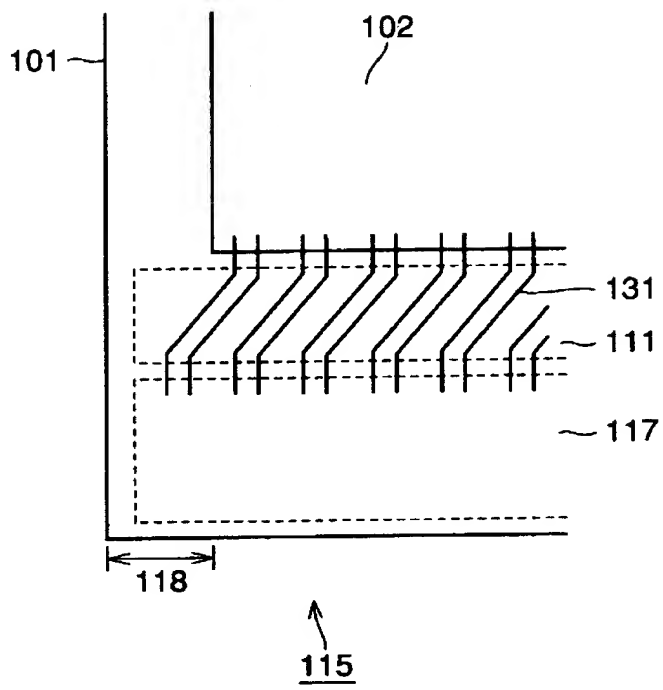
【図 3 1】



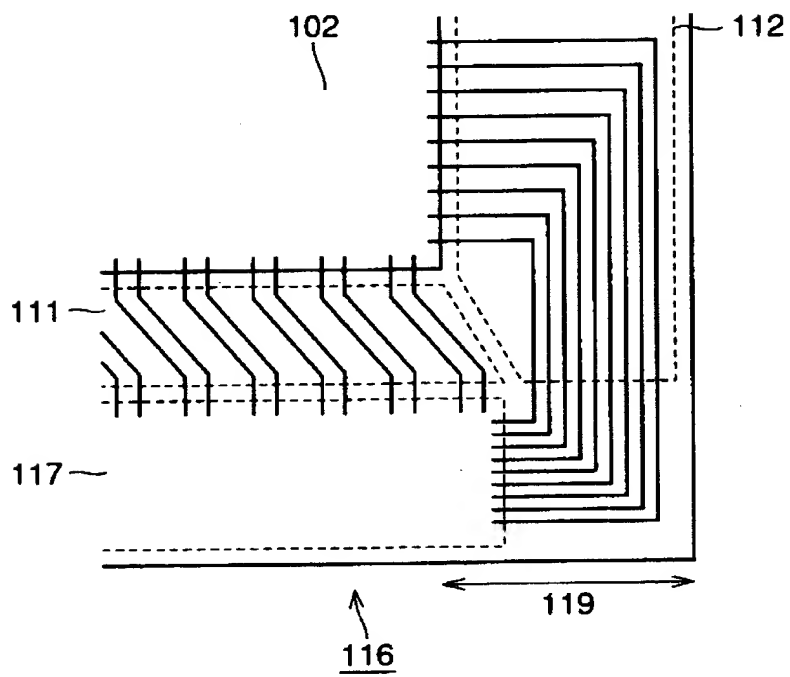
【图 3 2】



【図 3 3】



【図 3 4】



【書類名】 要約書

【要約】

【課題】 a-Si を p-Si 化するレーザのミスショットがあっても、表示品位劣化の可能性がある配置を避け、狭額縁化を達成する液晶表示装置を提供する。

【解決手段】 駆動回路領域の複数の駆動トランジスタ 30 のゲート配線 41 は、平面的に見て、異なる 2 つの方向の 2 つの線分と屈曲部 90 とを有する折れ線に沿って配置され、駆動トランジスタのチャネル領域 31 は、平面的に見て、その屈曲部と重複しないように、その 2 つの線分に沿って配置されている。

【選択図】 図 6

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	東京都千代田区丸の内2丁目2番3号
氏 名	三菱電機株式会社

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日	1990年 8月20日
[変更理由]	新規登録
住 所	東京都新宿区西新宿2丁目4番1号
氏 名	セイコーエプソン株式会社